

RN7302 用户手册

V1.4

日期: 2014-09-22

V1.0 说明

修订时间	修订点	修订说明
2014-1-15		初建

V1.1 修订说明

修订时间	修订点	修订说明
2014-4-3	增加通道切换功能	见 3.6 通道切换寄存器说明章节。
2014-4-3	改 1.4 典型应用示意图	对电压采样电流采样方式做了补充、修订和说明。

V1.2 修订说明

修订时间	修订点	修订说明
2014-5-20	1.3 管脚定义	修订 PIN32 REFV 引脚说明, 删掉 ADCCFG.14 配置位
2014-5-20	3.4.12 功率相位校正寄存器	强调说明了 Px_PHSL, Qx_PHSL 寄存器为 2 字节字长, Px_PHSM, Px_PSHH, Qx_PHSM, Qx_PSHH 寄存器为 3 字节字长

V1.3 修订说明

修订时间	修订点	修订说明
2014-7-30	文字性错误修正	1、SPI_SDI 部分错误表述成输出, 修正为输入。 2、CFCFG 寄存器 bit12-bit19, 位错误修正。 3、Noload 寄存器地址文字错误修正。将 0x66 修正为 0x67。 4、EMUCFG_xxxMOD, 三相、四相描述混乱。进行统一修正。

V1.4 修订说明

修订时间	修订点	修订说明
2014-9-22	图 1-4	图 1-4 典型应用电路示意图 2, 将 B 相作为公共参考段, 修正了部分连线错误。
2014-9-22	章节 3.4.12	增加 B0H~BBH 有功、无功功率分段相位校正寄存器字节说明: B0H-BBH 分段相位校正寄存器, 其高字节 bit[23:16]为无效位, 但读写按 3 字节进行操作。
2014-9-22	章节 3.4.5	改一处错误: 删除“且将 PRTH1H(0x07)PRTH2L(0x08)/PRTH2H(0x09) 清零”。 增加: 功率相位以 Px_PHSL、Qx_PHSL 作为各功率的相位校正。
2014-9-22	章节 3.4.17	EQADDMOD、EPADDMOD、ISUMMOD 位描述: MODSEL=0, 即选择三相四线制时, 该位可配置, 默认值为 0。 MODSEL=1, 即选择三相三线制时, 该位写无效, 恒为 0。

2014-9-22	章节 3.3	增加内部未开放寄存器 bank1-90H (ZXOTU)、bank1-92H (ZXOTCFG), 电流过零阈值与电压过零/测频阈值可以分开设置。
2014-9-22	章节 3.4.25	对校验和寄存器 1 的说明进行更改, 新增 bank1-90H 寄存器参与到校验和计算中去。
2014-9-22	章节 3.4.4	对过零阈值寄存器的说明进行更改, 同时介绍 bank1-92H 过零计算配置及标志寄存器。
2014-9-22	章节 3.2.8	针对增加 bank1-90H 寄存器, 对电压线频率寄存器的说明进行更改

目录

1 芯片介绍.....	5
1.1 芯片特性.....	5
1.2 功能框图.....	6
1.3 管脚定义.....	7
1.4 典型应用.....	9
2 系统功能.....	11
2.1 电源监测.....	11
2.2 工作模式.....	11
2.3 系统复位.....	11
2.4 计量模式.....	12
2.5 睡眠模式.....	19
2.6 中断.....	19
3 寄存器.....	21
3.1 参数寄存器列表.....	21
3.2 参数寄存器说明.....	25
3.3 配置和状态寄存器列表.....	29
3.4 配置和状态寄存器说明.....	33
3.5 复位和模式切换.....	53
3.6 通道切换寄存器说明.....	54
3.7 写保护.....	56
4 校表方法.....	57
4.1 概述.....	57
4.2 功率校表法.....	57
4.3 功率校表法举例.....	61
4.4 脉冲校表法.....	62
5 通信接口.....	64
5.1 SPI 地址空间描述.....	64
5.2 SPI 接口信号说明.....	64
5.3 SPI 帧格式.....	64
5.4 SPI 写时序.....	66
5.5 SPI 读时序.....	66
5.6 SPI 接口可靠性设计.....	67
6 电气特性.....	68
7 芯片封装.....	70

1 芯片介绍

1.1 芯片特性

- ◆ 计量
 - ✓ 提供全波、基波有功电能，5000:1 动态范围内，非线性误差 $<0.1\%$ ，满足 0.5S 和 0.2S 级有功电能表精度要求
 - ✓ 提供全波、基波无功电能，5000:1 动态范围内，非线性误差 $<0.1\%$
 - ✓ 提供全波、基波 RMS、PQS 视在电能
 - ✓ 提供有功、无功功率方向，支持无功四象限判断
 - ✓ 具有潜动启动功能，启动阈值可调
 - ✓ 电表常数可调
 - ✓ 提供有功、无功、视在的快速脉冲计数
 - ✓ 提供 3 路全波、基波，有功、无功和视在脉冲输出
- ◆ 测量
 - ✓ 提供全波、基波和谐波三相电压电流有效值，2000:1 动态范围内，测量误差 $<0.2\%$
 - ✓ 提供全波、基波有功、无功、RMS 和 PQS 视在功率，2000:1 动态范围内，测量误差 $<0.1\%$
 - ✓ 提供全波、基波功率因数，测量误差 $<0.2\%$
 - ✓ 提供电压线频率，测量误差 $<0.02\%$
 - ✓ 提供 6 路相角，测量误差 $<0.02^\circ$
 - ✓ 提供 7 路 ADC 瞬时采样数据，典型应用下采样率 8KHz
 - ✓ 提供灵活地 ADC 同步采样数据缓存 768x24bit，64 或 128 点每周波，便于谐波分析
 - ✓ 提供电压矢量和有效值，2 种电流矢量和有效值
 - ✓ 提供 7 路过零检测，过零阈值可设置
 - ✓ 提供电压相序错检测
 - ✓ 提供失压指示，失压阈值可设置
 - ✓ 提供电压暂降检测
 - ✓ 提供过压、过流检测
 - ✓ 提供谐波、三相不平衡度、闪变和电压波动、电压骤升骤降、电压中断等电能质量参数软件库
- ◆ 软件校表
 - ✓ 提供 7 路 ADC 通道增益校正
 - ✓ 提供 7 路 ADC 通道相位校正，其中 A、B、C 三路电流通道支持分段相位校正
 - ✓ 提供功率增益校正
 - ✓ 提供有功、无功功率分段相位校正
 - ✓ 提供有功、无功、有效值 Offset 校正
 - ✓ 提供直流 offset 自动校正功能
 - ✓ 提供校验和寄存器，对校表数据自动校验
- ◆ 适用于三相三线、三相四线制

- ◆ 单+3.3V 电源供电，具有电源监控功能
- ◆ 内置 $1.25V \pm 1\%$ ADC 基准电压，温度系数典型值 $5\text{ppm}/^\circ\text{C}$ ，最大 $15\text{ppm}/^\circ\text{C}$
- ◆ 具有高速 SPI 接口，传输速率可达 3.5Mbps，提供写保护功能
- ◆ 具有一个中断输出引脚
- ◆ 工作电压范围：3.0V-3.6V
- ◆ 工作温度范围： -40°C - 85°C
- ◆ 采用 LQFP32 绿色封装

1.2 功能框图

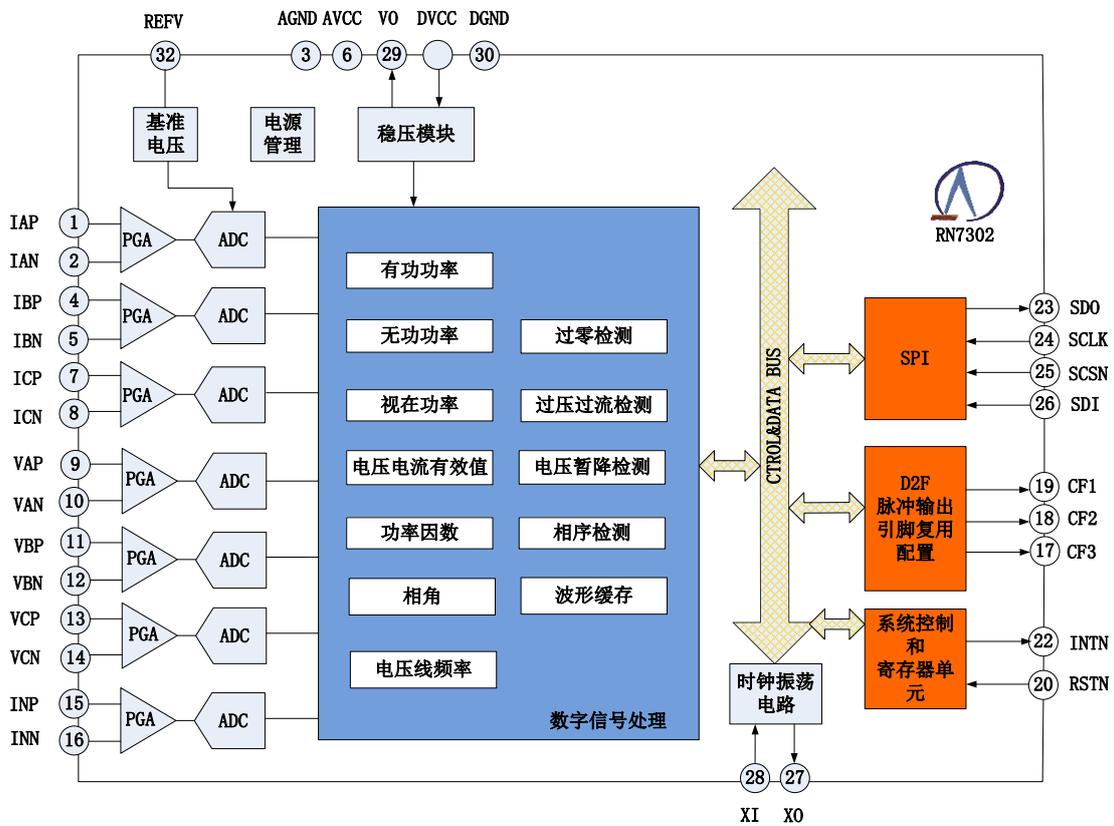


图 1-1 系统框图

1.3 管脚定义

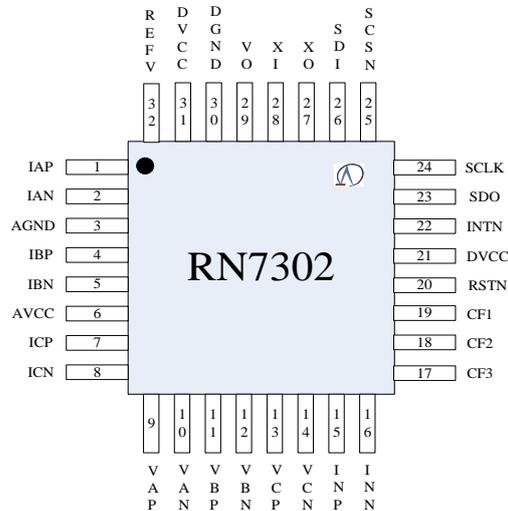


图 1-2 管脚排列图

表 1-1 RN7302 管脚功能说明

引脚	标识	特性	功能描述
1, 2	IAP, IAN	输入	电流采样通道 A 的正、负模拟输入引脚。采用完全差分输入方式，正常工作最大差分输入幅值为峰值 800mVp。
3	AGND	电源	模拟地。
4, 5	IBP, IBN	输入	电流采样通道 B 的正、负模拟输入引脚。采用完全差分输入方式，正常工作最大差分输入幅值为峰值 800mVp。
6	AVCC	电源	模拟+3.3V 电源。工作范围 3.0V-3.6V。该引脚应使用 10μF 电容并联 0.1μF 电容到模拟地进行去耦。
7, 8	ICP, ICN	输入	电流采样通道 C 的正、负模拟输入引脚。采用完全差分输入方式，正常工作最大差分输入幅值为峰值 800mVp。
9, 10	VAP, VAN	输入	电压采样通道 A 的正、负模拟输入引脚。采用完全差分输入方式，正常工作最大差分输入幅值为峰值 800mVp。
11, 12	VBP, VBN	输入	电压采样通道 B 的正、负模拟输入引脚。采用完全差分输入方式，正常工作最大差分输入幅值为峰值 800mVp。
13, 14	VCP, VCN	输入	电压采样通道 C 的正、负模拟输入引脚。采用完全差分输入方式，正常工作最大差分输入幅值为峰值 800mVp。
15, 16	INP, INN	输入	零线电流采样通道的正、负模拟输入引脚。采用完全差分输入方式，正常工作最大差分输入幅值为峰值 800mVp。
17, 18, 19	CF3, CF2, CF1	输出	电能校验脉冲输出。可通过 CFCFG 寄存器 灵活配置为基波/全波、有功/无功/视在任一合相脉冲或高频合相脉冲输出。
20	RSTN	输入	复位引脚，低电平有效。功能详见 2.3 章节 。内部悬空，需外接电源或外置 1KΩ 上拉电阻。
21, 31	DVCC	电源	数字+3.3V 电源。工作范围 3.0V-3.6V。该引脚应使用 10μF 电容并联 0.1μF 电容到数字地进行去耦。

22	INTN	输出	中断输出管脚。低电平有效。默认高电平，当中断使能寄存器允许的中断事件发生时，引脚电平翻转。当 CPU 通过 SPI 接口清相应中断标志位时，引脚恢复高电平。
23	SDO	输出	SPI 串行数据输出，SCLK 上升沿 RN7302 放出数据；SCS_N 为高时，高阻输出。
24	SCLK	输入	SPI 串行时钟输入。为同步串行接口配置的串行时钟，由 MCU 产生。主机在 SCLK 高电平写数据，RN7302 在 SCLK 下降沿取数据
25	SCS_N	输入	SPI 选择信号，低有效。
26	SDI	输入	SPI 串行数据输入，串行接口的数据输入；SCLK 下降沿是有效数据。
27	XO	输出	时钟晶体的输出端。
28	XI	输入	时钟晶体的输入端，或是外灌系统时钟输入。时钟晶体典型频率为 8.192MHz；负载电容典型值 15pF，该引脚和 XO 引脚间需跨接 10M 欧姆的电阻。为保证 10 倍以上的起振裕度，建议选择 ESR 值小于 100 欧姆的晶振。
29	VO	输出	内置稳压模块输出。该引脚应使用 10 μ F 电容并联 0.1 μ F 电容到数字地进行去耦。注意，该引脚不可接外部负载。
30	DGND	电源	数字地。
32	REFV	输入/ 输出	该引脚为内置基准电压输出或外置 REF 输入引脚。该引脚应使用 10 μ F 电容并联 0.1 μ F 电容到模拟地进行去耦。

1.4 典型应用

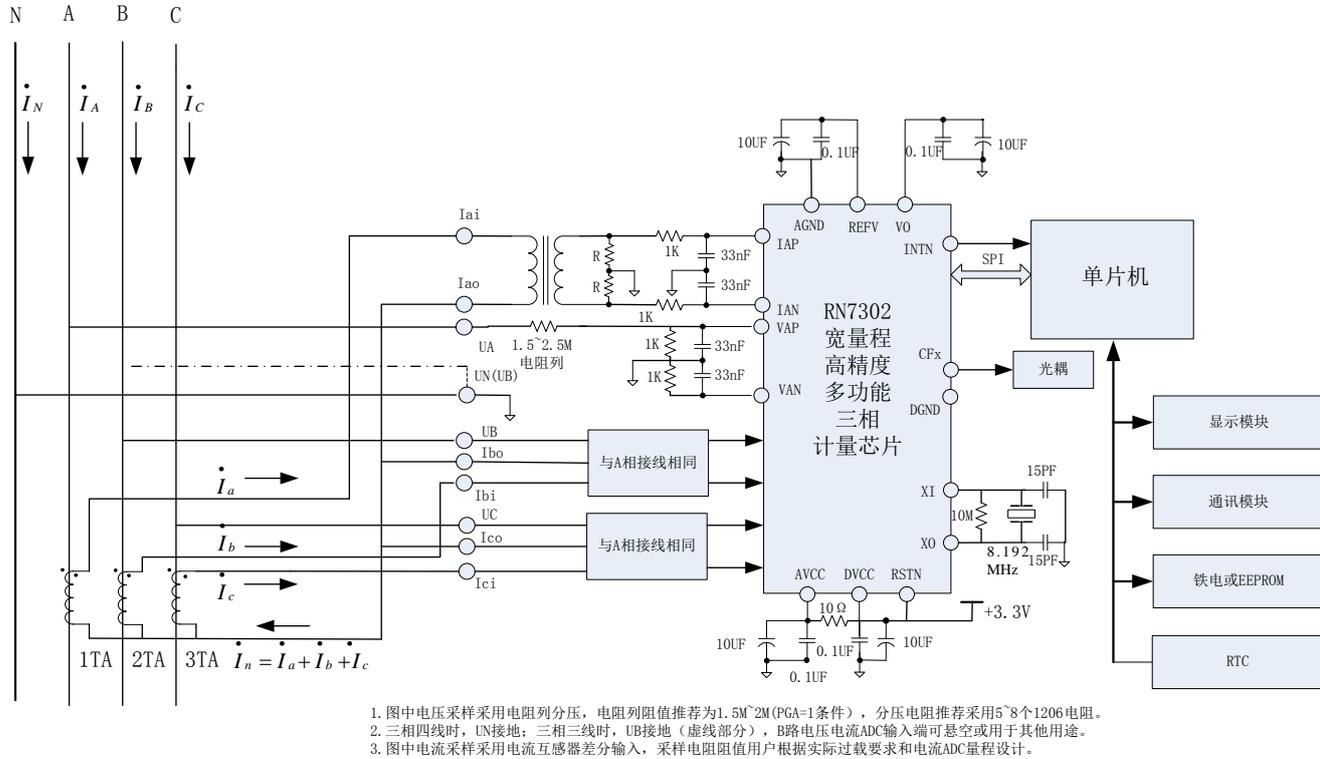


图 1-3 典型应用电路示意图 1（电压采样为电阻列分压输入，电流采样为电流互感器差分输入）

2 系统功能

2.1 电源监测

RN7302 内置模拟 3.3V 电源监测电路连续对 AVCC 引脚电压进行监控。室温下，当电源电压低于 2.70V 芯片被全局复位，当电源电压高于 2.82V 芯片正常工作。

2.2 工作模式

RN7302 具有两种工作模式：睡眠模式（SLM）、计量模式（EMM）。

- 睡眠模式（SLM） 上电默认状态
- 计量模式（EMM） 用于各电力参数的测量和计量功能

RN7302 各模式芯片功耗如下：

表2-1 各工作模式功耗

(室温, $AV_{CC}=DV_{CC}=3.3V$)

测量项目	符号	最小	典型	最大	单位	测试条件
功耗(EMM)	I_{EMM}		5		mA	fosc=8.192MHz
功耗(SLM)	I_{SLM}		2		μA	

RN7302 工作模式切换通过 SPI 命令进行,模式切换命令寄存器和命令字参见 [3.4.27 章节](#)。

RN7302 模式切换对寄存器影响和变化参见 [3.5.4 章节](#)。系统状态寄存器 SYSSR (0x8A) WMS[1:0]寄存器位表示 RN7302 当前工作模式。

2.3 系统复位

RN7302 支持以下复位方式：

- 上下电复位
- 外部引脚复位
- 软件复位
- 唤醒复位

其中上下电复位为全局复位，其他几种复位方式为局部复位。复位完成后，系统状态寄存器 SYSR(B1 0x8A)中的复位标志位发生变化，复位标志位具体说明参见寄存器 [3.4.31 章节](#)。

1. 上下电复位

上下电复位发生后，系统恢复到缺省工作模式 SLM，寄存器恢复到缺省工作模式下的复位初值，外部引脚电平恢复到初始状态。上下电复位对寄存器复位的具体说明参见 [3.5.1 章节](#)。

2. 外部引脚复位

当系统处于 SLM，外部引脚复位无效；当系统处于 EMM 时外部引脚复位有效。外部引脚复位发生后，系统当前工作模式不变，仅部分寄存器恢复到该工作模式下的复位初值，外部引脚复位对寄存器复位的具体说明参见 [3.5.2 章节](#)。

3. 软件复位

软件复位命令寄存器具体说明参见 [3.4.28 章节](#)。当系统处于 SLM，软件复位无效；当系统处于 EMM 时软件复位有效。软件复位发生后，系统当前工作模式不变，仅部分寄存器恢复到该工作模式下的复位初值，软件复位对寄存器复位的具体说明参见 [3.5.3 章节](#)。

4. 唤醒复位

当 SLM 向 EMM 模式切换时，发生唤醒复位，复位发生 1.5ms 后，寄存器恢复到唤醒复位初值，唤醒复位对寄存器复位的具体说明参见 [3.5.4 章节](#)。

2.4 计量模式

计量模式（EMM）用于各电力参数的测量和计量功能。

2.4.1 采样通道

RN7302 采样通道包括七路 ADC 及其采样数据处理电路。

七路 ADC 其中三路用于相线电流采样，一路用于零线电流采样，三路用于电压采样。ADC 采用全差分方式输入，电流、电压通道最大差分信号输入幅度为峰值 800mVp。

通过配置 ADCCFG 寄存器(B1 0x83)，可以分别对七路 ADC 配置 PGA 放大倍数 1/2/4/8 倍，可选 ADC 基准电压来自内置基准电压还是外部基准电压。ADCCFG 寄存器使用说明参见 [3.4.29 章节](#)。

通过配置 PHS 寄存器（B1 0x0C-0x12）可进行七路 ADC 的通道相位校正，PHS 寄存器使用说明参见 [3.4.7 章节](#) 和 [第 4 章校表章节](#)。其中通过配置相位补偿区域设置寄存器 PRTHx(B10x06-0x09)实现三路电流通道分段相位校正，PRTHx 寄存器具体说明参见 [3.4.5 章节](#)。

通过配置 GS 寄存器（B1 0x13-0x19）可进行七路 ADC 的通道增益校正，GS 寄存器使用说明参见 [3.4.8 章节](#)和 [第 4 章校表章节](#)。

通过配置 EMUCFG 寄存器（B1 0x61）中的 HPFOFF [6:0]寄存器位可以配置七路采样通道的高通使能和关闭。HPFOFF [6:0]具体说明参见寄存器 [3.4.17 章节](#)。

通过配置 AUTODC_EN 寄存器（B1 0x91）自动计算 DC_OS 寄存器（B1 0x1A-0x20）值可进行七路 ADC 的直流 OFFSET 校正，AUTODC_EN 寄存器具体说明参见 [3.4.35 章节](#)，DC_OS 寄存器具体说明参见 [3.4.9 章节](#)。

RN7302 的七路 ADC 实时采样数据输出到波形采样寄存器（B0 0x00-0x06）中，波形采样寄存器具体说明参见 [3.2.1 章节](#)。

2.4.2 采样波形缓存

七路 24bits ADC 采样数据也可存放至内置的波形存储单元中，供用户进行 FFT 分析。

1. 缓存区容量

缓存区共768个地址单元，最大能存储六路ADC UA、UB、UC、IA或IN、IB、IC 一个周波128点的数据。

2. 地址映射

1) 字长：一个地址单元字长三字节，存放ADC一个采样数据。

- 2) 地址映射：768个地址单元，编址200H-4FFH。
3. 固定采样率模式和同步采样模式
- RN7302 提供两种波形采样模式：固定采样率模式和同步采样模式，由 [SWAVECFG 寄存器位](#) (WSAVECON.7 B1 0x63.7) 配置。
- SWAVECFG=0 选择为固定采样率模式，该模式下波形采样率固定，用户可通过配置 [WFeqSEL 寄存器位](#) (WSAVECON.6 B1 0x63.6) 选择波形采样率为 6.4KHz，适用于 $f_{osc}=8.192\text{Mhz}$ 条件下，基波 50Hz 应用；或选择波形采样率为 7.699KHz，适用于 $f_{osc}=8.192\text{Mhz}$ 条件下，基波 60Hz 应用。
- SWAVECFG=1 选择为同步采样模式，该模式下采样率跟踪采样基波周波频率变化，用户可通过配置 WFeqSEL 寄存器位选择一个周波固定 128 点采样或一个周波固定 64 点采样。同步采样输入基波频率范围为 45~70Hz。
- 具体说明参见寄存器 [3.4.19 章节](#)。
4. 采样率和缓存区控制
- 各通道 ADC 数据是否写入缓存以及在缓存区排列方式，各通道缓存区大小，启停缓存以及启动缓存动作后缓存的状态，均由采样数据写缓存控制寄存器 WSAVECON (B1 0x63) 控制，具体说明参见寄存器 [3.4.19 章节](#)。
5. 缓存区 SPI Burst 读操作
- 用户可通过 SPI 读缓存区数据，缓存区 SPI 读操作具体说明详见 [第 5 章通信接口章节](#)。
- 当一次 SPI 读波形缓存结束时，最后一次读数据缓存的地址存放在波形缓存地址寄存器 LRBufAddr (B1 0x8E) 中，LRBufAddr 寄存器具体说明参见 [3.4.34 章节](#)。
6. 工作模式和波形缓存
- 波形缓存在 SLM 模式下无效。在 EMM 下，上电复位或唤醒复位后波形缓存 RAM 值不定，写缓存或清零命令后写入值。软件复位和硬件管脚复位，波形缓存 RAM 值不变。

2.4.3 有功功率

1. 分相有功功率

分相有功功率 P_x ($x=A, B, C$, 下同) 寄存器说明详见 [3.2.3 章节](#)。

如图所示，在分相有功功率通道，可通过寄存器进行有功功率增益校正， GP_x 寄存器说明详见 [3.4.11 章节](#)。

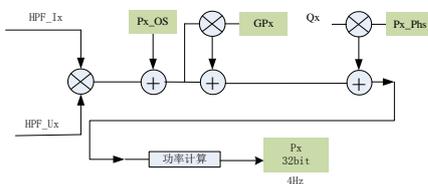


图2-1 分相有功功率

在分相有功功率通道，可通过 P_x_PHS 寄存器进行有功功率的相位校正， P_x_PHS 寄存器说明详见 [3.4.12 章节](#)。

在分相有功功率通道，还可通过 P_x_OS 寄存器进行有功功率的 Offset 校正， P_x_OS 寄存器说明详见 [3.4.13 章节](#)。

2. 合相有功功率

合相有功平均功率寄存器 P_T (B0 0x17) 为各分相平均有功功率代数和。 P_T 寄存器说明详见 [3.2.3 章节](#)。

P_T 可由三相四线和三相三线模式选择寄存器 MODSEL (B1 0x86) 配置为三相四线算法和三相三线算法。MODSEL 寄存器说明详见 [3.4.30 章节](#)。

若配置为三相四线制： $P_T = P_A + P_B + P_C$

若配置为三相三线制：B 相功率不参与计算， $P_T = P_A + P_C$

3. 基波有功功率

基波有一套和全波对应的有功功率参数、校正寄存器，MODSEL 寄存器和全波共用，基波有功功率和校正寄存器详见 [3.2.3](#), [3.4.11-3.4.13 章节](#)。基波滤波器能很好衰减 120Hz 以上的谐波。

4. 有功功率方向

分相和合相有功功率方向由功率方向寄存器 PQSign (0x66) 提供。PQSign 寄存器说明详见 [3.4.21 章节](#)。

2.4.4 无功功率

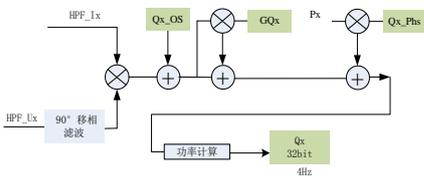


图2-2 分相无功功率

RN7302 具有全波、基波的分相无功功率以及合相无功功率，并具有分相以及合相无功功率符号位用以进行四象限判断，此外还具有无功功率增益校正、相位校正和 Offset 校正寄存器。

无功功率和校正寄存器说明详见 [3.2.3](#), [3.4.11-3.4.13 章节](#)。功率方向寄存器 PQSign 说明详见 [3.4.21 章节](#)。

合相无功功率可通过 MODSEL 寄存器配置为三相四

线和三相三线模式。

RN7302 无功 90° 移相 Hilbert 算法保证在 0-51 次谐波范围内有很好的相移特性和幅频响应特性。

2.4.5 视在功率

RN7302 提供全波、基波的分相视在功率以及分相视在功率增益校正寄存器。RN7302 提供 RMS 合相视在功率以及 PQS 合相视在功率。

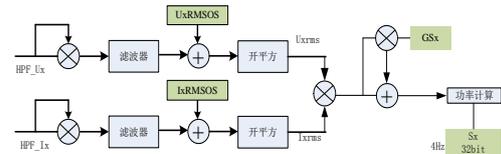


图2-3 分相视在功率

视在功率寄存器说明详见 [3.2.3 章节](#)，功率增益校正寄存器说明详见 [3.4.11 章节](#)。

分相视在功率采用 RMS 法，即 $S_x = U_{xrms} * I_{xrms}$ ，其中 U_{xrms} , I_{xrms} 表示 x 相有效值。

分相视在功率采用 RMS 法，即 $S_x = U_{xrms} * I_{xrms}$ ，其中 U_{xrms} , I_{xrms} 表示 x 相有效值。

$$\text{RMS 合相视在功率: } S_{TA} = S_A + S_B + S_C$$

PQS 合相视在功率: $S_{TV} = \sqrt{P_T^2 + Q_T^2}$ ，其中 P_T 表示合相有功功率， Q_T 表示合相无功功率。

合相视在功率可通过 [MODSEL 寄存器](#) 配置为三相四线和三相三线模式。

2.4.6 能量输出

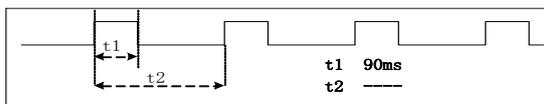
RN7302 具有三种能量输出方式：电能寄存器、CF 电能脉冲输出与快速脉冲计数 Fcnt。

1. 电能寄存器：

RN7302 具有多种类型的能量寄存器，包括全波/基波、有功/无功/视在、分相/合相、正向/反向电能寄存器。详细说明参见 [3.2.6 电能寄存器章节](#)。

2. 电能脉冲输出：

合相脉冲输出，也即校表脉冲输出，可以直接接到标准电能表进行误差比对。RN7302 具有 3 个 CF 引脚，CF 引脚定义参见 [1.4 章节](#)。



每个 CF 输出满足下面时序关系：

注意：当脉冲输出周期小于 160ms 时，脉冲以等占空比形式输出。

缺省情况下，CF1 为全波有功合相电能脉冲输出，CF2 为全波无功合相电能脉冲输出，CF3 为全波视在合相电能脉冲输出。通过配置 CFCFG 寄存器 (0x60) 每个 CF 引脚都可灵活配置为全波有功合相、全波无功、全波 RMS 视在、全波 PQS 视在、基波有功、基波无功、基波 RMS 视在、基波 PQS 视在中任一种合相脉冲输出。

缺省情况下，每个 CF 引脚均以 HFCONST1 为高频脉冲常数输出脉冲，和对应的合相能量寄存器更新同步。通过配置 CFCFG 寄存器 (B1 0x60) 每个 CF 引脚也可配置为以 HFCONST2 为高频脉冲常数输出脉冲，此时若 [HFCONST1](#) 不等于 [HFCONST2](#)，则 CF 脉冲输出和对应的合相能量寄存器更新不同步。该功能可用于最大需量脉冲计量。

CFCFG 寄存器说明详见 [3.4.16 章节](#)。

缺省情况下，[MODSEL 寄存器](#) 为三相四线模式，相应地，每个 CF 引脚合相脉冲输出也为三相四线模式。当 [MODSEL 寄存器](#) 配置为三相三线模式时，相应地，每个 CF 引脚合相脉冲输出也为三相三线模式。

当 [MODSEL 寄存器](#) 为三相四线模式时，通过配置 EPADDMOD 寄存器位 (EMUCFG.20) 中有功合相累加方式可配置为代数和方式或绝对值和方式，相应地，有功 CF 引脚合相脉冲输出累加方式也由 EPADDMOD 寄存器位配置。

当 [MODSEL 寄存器](#) 为三相四线模式时，通过配置 EQADDMOD 寄存器位 (EMUCFG.21) 中无功合相累加方式可配置为代数和方式或绝对值和方式，相应地，无功 CF 引脚合相脉冲输出累加方式也由 EQADDMOD 寄存器位配置。

EMUCFG 寄存器 (B1 0x61) 说明详见 [3.4.17 章节](#)。

在校表过程中，若用户需要分相脉冲输出时，可通过配置计量控制寄存器 EMUCON (B1 0x60) 配置哪些相参与合相运算实现，如仅需要 CF1 输出 A 相有功脉冲，则可配置 EMUCON 中 PRUN0=1, PRUN1=0, PRUN2=0，则 B 相 C 相不参与合相能量运算，CF1 输出脉冲代表 A 相有功脉冲。EMUCON 寄存器 (B1 0x60) 说明详见 [3.4.18 章节](#)。

3. 快速脉冲计数寄存器：

快速脉冲计数寄存器包括全波/基波、有功/无功/视在、分相/合相快速脉冲计数寄存器。说明详见 [3.2.5 章节](#)。

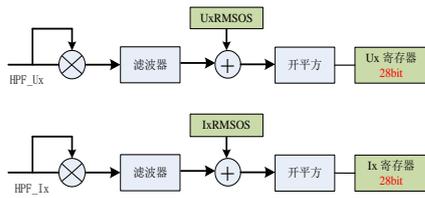


图2-4 电压电流有效值

2.4.7 有效值

1. 全波电压电流有效值

全波电压有效值包括三相电压有效值 U_A 、 U_B 、 U_C 。全波电流有效值包括三相电流有效值 I_A 、 I_B 、 I_C 和零线电流有效值 I_N 。

电压电流有效值的校正：① 通过通道增益寄存器校正增益。②有效值 OFFSET 校正。详见寄存器 [3.4.8](#) 和 [3.4.10](#) 以及[第4章校表章节](#)。

2. 基波电压电流有效值

基波电压有效值包括三相基波电压有效值 FU_A 、 FU_B 、 FU_C ；基波电流有效值包括三相电流有效值 FIA 、 FIB 、 FIC 。

FU_A 、 FU_B 、 FU_C 除做为参数输出，还做为电压[过零检测](#)、[线电压测频](#)、[相角](#)阈值检测的判据。 FIA 、 FIB 、 FIC 电流有效值除做为参数输出，还做为各相[基波启动](#)判据以及电流[过零检测](#)和电流[相角](#)阈值的判据。

基波电压电流有效值的校正：① 通过通道增益寄存器校正增益。②基波有效值 OFFSET 校正。详见寄存器 [3.4.8](#) 和 [3.4.10](#) 以及[第4章校表章节](#)。

3. 谐波电压电流有效值

谐波电压有效值包括三相基波电压有效值 HU_A 、 HU_B 、 HU_C ；谐波电流有效值包括三相电流有效值 HIA 、 HIB 、 HIC 。

谐波有效值可用于计算电压电流通道的谐波含量。谐波电压有效值与全波电压电流有效值、基波电压电流有效值之间的关系如下：

$$HU_X = \sqrt{U_X^2 - FU_X^2} ; HI_X = \sqrt{I_X^2 - FI_X^2}$$

4. 电压矢量和有效值

定义为：

$$U_T = \frac{1}{4} * \sqrt{\frac{1}{T} \int_0^T (u_A(t) + u_B(t) + u_C(t))^2 dt}$$

其中 $u_A(t)$ 、 $u_B(t)$ 、 $u_C(t)$ 为各电压通道 ADC 的采样值。

5. 电流矢量和有效值

电流矢量和有效值有两种算法，兼顾三相四线使用零线电流互感器和不使用零线电流互感器的情况：

$$\text{算法 1: } I_T = \frac{1}{4} * \sqrt{\frac{1}{T} \int_0^T (i_A(t) + i_B(t) + i_C(t))^2 dt}$$

$$\text{算法 2: } I_T = \frac{1}{4} * \sqrt{\frac{1}{T} \int_0^T (i_A(t) + i_B(t) + i_C(t) - i_N(t))^2 dt}$$

其中 $i_A(t)$ 、 $i_B(t)$ 、 $i_C(t)$ 、 $i_N(t)$ 为各电流通道 ADC 的采样值。

采用哪种算法由计量单元配置寄存器 EMUCFG (B1 0x61) 中 ISUMMOD 位决定。当

ISUMMOD=0, 采用算法 1; 当 ISUMMOD=1, 采用算法 2。ISUMMOD 位说明详见 [3.4.17 章节](#)。

上述有效值数据更新周期均为 250ms。有效值寄存器说明详见 [3.2.2 章节](#)。

2.4.8 启动潜动设置

RN7302 以电流有效值做全波有功、无功和视在以及基波有功、无功和视在潜动和启动的判据。

对于全波有功、无功和视在潜动和启动功能, RN7302 提供基于全波电流有效值和基于基波电流有效值的判据选择。采用哪种判据由计量单元配置寄存器 EMUCFG (B1 0x61) 中 NoloadCFG 位决定。NoloadCFG 说明详见寄存器 [3.4.17 章节](#)。

对于基波有功、无功和视在潜动和启动功能, RN7302 提供基于基波电流有效值的判据。

RN7302 提供两个启动电流阈值寄存器, 全波、基波有功以及视在共用一个启动电流阈值寄存器 IStart_PS(B1 0x02), 全波、基波无功共用一个启动电流阈值寄存器 IStart_Q(B1 0x03)。说明详见 [3.4.2 启动电流阈值寄存器章节](#)。

RN7302 提供潜动启动判断结果寄存器 Noload (B1 0x67) 表示各分相全波有功视在/全波无功/基波有功视在/基波无功/基波视在潜动状态。说明详见 [3.4.22 潜动状态寄存器章节](#)。

某相有功、无功或视在处于潜动状态, 则该相停止计量, 该相 FCnt 停止增加, 该相电能寄存器停止增加, 并且该相不参与合相运算。

2.4.9 功率因数

RN7302 的功率因数寄存器包括全波分相、合相功率因数 PfA/PfB/PfC/PfTA/ PfTV, 基波分相、合相功率因数 FPfA/FPfB/FPfC/ FPfTA/ FPfTV。

全波分相功率因数: $PF_x = \frac{P_x}{S_x}$, 其中 x=a, b, c, S_x 表示各分相视在功率; P_x 表示各

分相有功功率, 为有符号数。

全波 RMS 合相功率因数: $PF_{TA} = \frac{P_T}{S_{TA}}$, S_{TA} 表示 RMS 合相视在功率; P_T 表示各合相

有功功率, 为有符号数。

全波 PQS 合相功率因数: $PF_{TV} = \frac{P_T}{S_{TV}}$, S_{TV} 表示 PQS 合相视在功率; P_T 表示各合相有

功率, 为有符号数。

基波功率因数以基波有功、基波视在功率参数计算, 方法同全波。

功率因数寄存器说明参见 [3.2.4 章节](#)。

2.4.10 相角

RN7302 具有七路电压电流间的相角测量功能，七路相角寄存器 YUA、YUB、YUC、YIA、YIB、YIC、YIN 说明和使用方法见 [3.2.7 章节](#)。

额定输入时 ($U_n=220\text{mV}$ 、 $I_b=50\text{mV}$)，RN7302 的相角测量误差小于 0.02° 。

2.4.11 电压线频率

RN7302 具有电压线频率测量功能。电压线频率寄存器 UFeq (B0 0x57) 说明详见寄存器 [3.2.8 章节](#)。电压线频率分辨率达 0.0001Hz ，测量准确度达 0.02% 。

2.4.12 过零检测

RN7302 具有七路基波电压和电流波形正向过零功能。

RN7302 提供电压电流过零阈值寄存器 ZXOT (B1 0x05)，若该路电压电流有效值 $< ZXOT$ 阈值，则该路过零不输出，ZXOT 寄存器说明详见 [3.4.4 章节](#)。

RN7302 提供七路过零中断输出到 INT 引脚。过零中断使能以及标志寄存器说明详见 [3.4.20 章节](#)和 [2.6 中断章节](#)。

2.4.13 失压检测

RN7302 提供失压阈值寄存器 LostVoltage (0x04) 和各相的失压状态标志位 LostVoltSA、LostVoltSB、LostVoltSC (B1 0x69.0-2) 用于失压检测。

失压阈值寄存器 LostVoltage (B1 0x04) 用于设置 RN7302 的失压阈值。说明详见寄存器 [3.4.3 章节](#)。

失压状态标志位 LostVoltSA、LostVoltSB、LostVoltSC 表示各相失压判断结果，判据以及标志位说明详见 [3.4.24 章节](#)。

2.4.14 电压相序检测

RN7302 具有电压相序错检测功能，电压相序错标志位 UPhSqErr (B1 0x69.3) 表示检测结果。电压相序错判据以及标志位 UPhSqErr 说明详见 [3.4.24 章节](#)。

2.4.15 电压暂降检测

RN7302 具有三相输入电压 UA、UB、UC 电压暂降检测功能。

某相电压暂降判据为：该相电压波形采样值绝对值的峰值的高 16 位小于 SAGLVL[15:0]，且持续时间为 SAGCYC[7:0]个半周波数，判定该相电压暂降。其中 SAGLVL[15:0]为电压暂降阈值寄存器 SAGCFG(B1 0x58)低 16 位，SAGCYC[7:0] 为 SAGCFG(B1 0x58)高 8 位。SAGCFG 寄存器说明详见 [3.4.14 章节](#)。

某相电压暂降将导致 PHASES 寄存器(B1 0x69)中该相 SAGU_x (x=A, B, C) 寄存器位置 1 同时 EMMIF 寄存器(B1 0x64)中的 SAGIF 寄存器位置 1。若 EMMIE(B1 0x65)寄存器中的 SAGIE=1, SAGIF 置 1 会导致 INT 中断。清 SAGIF 的同时会清该中断, 同时清 PHASES 寄存器中 SAGU_x 标志。

PHASES 寄存器说明详见 [3.4.24 章节](#)。SAGIE 寄存器位以及 SAGIF 寄存器位说明详见 [3.4.20 章节](#)和 [2.6 中断章节](#)。

2.4.16 过压过流检测

RN7302 具有三相输入电压电流的过压过流判断功能。

某相电压过压 (OverVoltage) 判据为: 当某相电压采样值的绝对值高 16 位大于过压阈值寄存器 OVLVL (0x59), 判定该相电压过压。OVLVL 寄存器说明详见 [3.4.15 章节](#)。

某相电压过压将导致 PHASES 寄存器(B1 0x69)中该相 OVU_x (x=A, B, C) 寄存器位置 1 同时 EMMIF 寄存器中的 OVIF 寄存器位置 1。若 EMMIE 寄存器中的 OVIE=1, OVIF 置 1 会导致中断。清 OVIF 的同时会清该中断, 同时清 PHASES 寄存器中 OVU_x 标志。

某相电流过流 (OverCurrent) 判据为: 当某相电流采样值的绝对值高 16 位大于过流阈值寄存器 OILVL (0x60), 判定该相电流过流。OVLIL 寄存器说明详见 [3.4.15 章节](#)。

某相电压过流将导致 PHASES 寄存器(B1 0x69)中该相 OVI_x (x=A, B, C) 寄存器位置 1 同时 EMMIF 寄存器中的 OVIF 寄存器位置 1。若 EMMIE 寄存器中的 OVIE=1, OVIF 置 1 会导致中断。清 OVIF 的同时会清该中断, 同时清 PHASES 寄存器中 OVI_x 标志。

PHASES 寄存器说明详见 [3.4.24 章节](#)。OVIE 寄存器位以及 OVIF 寄存器位说明详见 [3.4.20 章节](#)和 [2.6 中断章节](#)。

2.5 睡眠模式

睡眠模式 SLM 下仅 SPI 和 AVCC 电源监测工作, 用户可通过 SPI 读写[系统配置与状态寄存器](#)。

上电复位后, 系统处于 SLM。

SLM 下, 在写使能条件下, 向[工作模式切换寄存器](#) (0x81)写入 GOEMM 命令后, 芯片自动切换到 EMM。

EMM 下, 在写使能条件下, 向[工作模式切换寄存器](#) (0x81)写入 GOSLM 命令, 芯片自动切换到 SLM。

2.6 中断

RN7302 中断概括如下表所示。

表 2-6-1 RN7302 EMM 模式下中断

编号	中断	功能描述	中断使能	中断标志
13	过压过流中断	当三相电压中的任一相发生过压, 或当三相电流中的任一相发生过流, OVIF 置 1。	OVIE	OVIF

		若 OVIE=1, 会导致 INTN 引脚由高到低翻转。 OVIIF 写 1 清零同时清中断和清 PHASES 状态寄存器中的 OVUA, OVUB, OVUC, OIIA, OIIB, OIIC 状态标志位。		
12	电压暂降中断	当三相电压中任一相发生暂降时, SAGIF 置 1。若 SAGIE=1, 会导致 INTN 引脚由高到低翻转。 SAGIF 写 1 清零同时清中断和清 PHASES 状态寄存器中的 SAGUA, SAGUB, SAGUC 状态标志位。	SAGIE	SAGIF
11	电流分段 3 分段状态变化中断	当 A/B/C 三相任一相电流有效值相对于 IRegion3H/IRegion3L 设置的分段状态发生变化时, IRegion3IF 置 1。 可进一步查询 IregionS 寄存器确认哪一相电流有效值分段状态发生变化。 若 IRegion3IE=1 会导致 INTN 引脚由高到低翻转。IRegion3IF 写 1 清零, 清零同时清中断。	IRegion3IE	IRegion3IF
10	CF3 脉冲输出中断	CF3 引脚有脉冲输出, 输出由低电平变高, CF3IF 置 1。若 CF3IE=1, 会导致 INTN 引脚由高到低翻转。 CF3IF 写 1 清零。清零同时清中断。	CF3IE	CF3IF
9	CF2 脉冲输出中断	CF2 引脚有脉冲输出, 输出由低电平变高, CF2IF 置 1。若 CF2IE=1, 会导致 INTN 引脚由高到低翻转。 CF2IF 写 1 清零。清零同时清中断。	CF2IE	CF2IF
8	CF1 脉冲输出中断	CF1 引脚有脉冲输出, 输出由低电平变高, CF1IF 置 1。若 CF1IE=1, 会导致 INTN 引脚由高到低翻转。 CF1IF 写 1 清零。清零同时清中断。	CF1IE	CF1IF
7	IN 正向过零中断	当 IN>ZXOT, 且正向过零时, ZXINIF 置 1。若 ZXINIE=1, 会导致 INTN 引脚由高到低翻转。ZXINIF 写 1 清零同时清中断。	ZXINIE	ZXINIF
6	IC 正向过零中断	当 IC>ZXOT, 且正向过零时, ZXICIF 置 1。若 ZXICIE=1, 会导致 INTN 引脚由高到低翻转。ZXICIF 写 1 清零同时清中断。	ZXICIE	ZXICIF
5	IB 正向过零中断	当 IB>ZXOT, 且正向过零时, ZXIBIF 置 1。若 ZXIBIE=1, 会导致 INTN 引脚由高到低翻转。ZXIBIF 写 1 清零同时清中断。	ZXIBIE	ZXIBIF
4	IA 正向过零中断	当 IA>ZXOT, 且正向过零时, ZXIAIF 置 1。若 ZXIAIE=1, 会导致 INTN 引脚由高到低	ZXIAIE	ZXIAIF

		翻转。ZXIAIF 写 1 清零同时清中断。		
3	UC 正向过零中断	当 UC>ZXOT, 且正向过零时, ZXUCIF 置 1。若 ZXUCIE=1, 会导致 INTN 引脚由高到低翻转。ZXUCIF 写 1 清零同时清中断。	ZXUCIE	ZXUCIF
2	UB 正向过零中断	当 UB>ZXOT, 且正向过零时, ZXUBIF 置 1。若 ZXUBIE=1, 会导致 INTN 引脚由高到低翻转。ZXUBIF 写 1 清零同时清中断。	ZXUBIE	ZXUBIF
1	UA 正向过零中断	当 UA>ZXOT, 且正向过零时, ZXUAIF 置 1。若 ZXUAIE=1, 会导致 INTN 引脚由高到低翻转。ZXUAIF 写 1 清零同时清中断。	ZXUAIE	ZXUAIF
0	波形采样中断	和波形采样寄存器同步 8Khz 速率刷新。WAVUDIF 写 1 清零。若 WAVUDIE=1, 清零同时清中断。	WAVUDIE	WAVUDIF

说明:

1. RN7302 中断和工作模式相关: EMM 下的中断在 SLM 下不起作用。
2. IF 既是状态寄存器也是中断标志寄存器, IF 不受 IE 中断允许的控制。
中断允许寄存器 EMMIE 和中断状态寄存器 EMMIF 详见 [3.4.20](#) 章节。

3 寄存器

3.1 参数寄存器列表

表 3-1 参数寄存器 (Bank0,地址映射参见 [5.1 章 SPI 地址空间描述](#)) 列表

地址	名称	R/W	字长	EMM 上电复位值	功能描述
全波计量参数寄存器					
00H	UAWAV	R	3	--	A 相电压采样数据
01H	UBWAV	R	3	--	B 相电压采样数据
02H	UCWAV	R	3	--	C 相电压采样数据
03H	IAWAV	R	3	--	A 相电流采样数据
04H	IBWAV	R	3	--	B 相电流采样数据
05H	ICWAV	R	3	--	C 相电流采样数据
06H	INWAV	R	3	--	零线电流采样数据
07H	UA	R	4	--	A 相电压有效值
08H	UB	R	4	--	B 相电压有效值
09H	UC	R	4	--	C 相电压有效值
0AH	USUM	R	4	--	电压矢量和有效值
0BH	IA	R	4	--	A 相电流有效值
0CH	IB	R	4	--	B 相电流有效值

0DH	IC	R	4	--	C 相电流有效值
0EH	IN	R	4	--	零线电流有效值
0FH	保留			0x000000	保留
10H	ISUM	R	4	--	电流矢量和有效值
14H	PA	R	4	--	A 相有功功率
15H	PB	R	4	--	B 相有功功率
16H	PC	R	4	--	C 相有功功率
17H	PT	R	4	--	合相有功功率
18H	QA	R	4	--	A 相无功功率
19H	QB	R	4	--	B 相无功功率
1AH	QC	R	4	--	C 相无功功率
1BH	QT	R	4	--	合相无功功率
1CH	SA	R	4	--	A 相视在功率
1DH	SB	R	4	--	B 相视在功率
1EH	SC	R	4	--	C 相视在功率
1FH	STA	R	4	--	RMS 合相视在功率
20H	Pfa	R	3	--	A 相功率因数
21H	PfB	R	3	--	B 相功率因数
22H	PfC	R	3	--	C 相功率因数
23H	PfTA	R	3	--	RMS 合相功率因数
24H	PAFCnt	R/W	3	--	A 相有功快速脉冲计数
25H	PBFCnt	R/W	3	--	B 相有功快速脉冲计数
26H	PCFCnt	R/W	3	--	C 相有功快速脉冲计数
27H	PTFCnt	R/W	3	--	合相有功快速脉冲计数
28H	QAFCnt	R/W	3	--	A 相无功快速脉冲计数
29H	QBFCnt	R/W	3	--	B 相无功快速脉冲计数
2AH	QCFCnt	R/W	3	--	C 相无功快速脉冲计数
2BH	QTFCnt	R/W	3	--	合相无功快速脉冲计数
2CH	SAFCnt	R/W	3	--	A 相视在快速脉冲计数
2DH	SBFCnt	R/W	3	--	B 相视在快速脉冲计数
2EH	SCFCnt	R/W	3	--	C 相视在快速脉冲计数
2FH	STFACnt	R/W	3	--	RMS 合相视在快速脉冲计数
30H	EPA	R	3	--	A 相有功能量寄存器
31H	EPB	R	3	--	B 相有功能量寄存器
32H	EPC	R	3	--	C 相有功能量寄存器
33H	EPT	R	3	--	合相有功能量寄存器
34H	PosEPA	R	3	--	A 相正向有功能量寄存器
35H	PosEPB	R	3	--	B 相正向有功能量寄存器
36H	PosEPC	R	3	--	C 相正向有功能量寄存器
37H	Pos EPT	R	3	--	合相正向有功能量寄存器
38H	NegEPA	R	3	--	A 相反向有功能量寄存器

39H	NegEPB	R	3	--	B 相反向有功能量寄存器
3AH	NegEPC	R	3	--	C 相反向有功能量寄存器
3BH	Neg EPT	R	3	--	合相反向有功能量寄存器
3CH	EQA	R	3	--	A 相无功能量寄存器
3DH	EQB	R	3	--	B 相无功能量寄存器
3EH	EQC	R	3	--	C 相无功能量寄存器
3FH	EQT	R	3	--	合相无功能量寄存器
40H	Pos EQA	R	3	--	A 相正向无功能量寄存器
41H	Pos EQB	R	3	--	B 相正向无功能量寄存器
42H	PosEQC	R	3	--	C 相正向无功能量寄存器
43H	PosEQT	R	3	--	合相正向无功能量寄存器
44H	Neg EQA	R	3	--	A 相反向无功能量寄存器
45H	Neg EQB	R	3	--	B 相反向无功能量寄存器
46H	Neg EQC	R	3	--	C 相反向无功能量寄存器
47H	Neg EQT	R	3	--	合相反向无功能量寄存器
48H	ESA	R	3	--	A 相视在能量寄存器
49H	ESB	R	3	--	B 相视在能量寄存器
4AH	ESC	R	3	--	C 相视在能量寄存器
4BH	ESTA	R	3	--	RMS 合相视在能量寄存器
4CH	STV	R	4	--	PQS 合相视在功率
4DH	PfTV	R	3	--	PQS 合相功率因数
4EH	STFVCnt	R/W	3	--	PQS 合相视在快速脉冲计数
4FH	ESTV	R	3	--	PQS 合相视在能量寄存器
基波谐波计量参数寄存器					
50H	YUA	R	3	0x000000	采样通道 UA 基波相角寄存器
51H	YUB	R	3	--	采样通道 UB 基波相角寄存器
52H	YUC	R	3	--	采样通道 UC 基波相角寄存器
53H	YIA	R	3	--	采样通道 IA 基波相角寄存器
54H	YIB	R	3	--	采样通道 IB 基波相角寄存器
55H	YIC	R	3	--	采样通道 IC 基波相角寄存器
56H	YIN	R	3	--	采样通道 IN 基波相角寄存器
57H	UFreq	R	3	--	电压线频率
58H	FUA	R	4	--	A 相基波电压有效值
59H	FUB	R	4	--	B 相基波电压有效值
5AH	FUC	R	4	--	C 相基波电压有效值
5BH	FIA	R	4	--	A 相基波电流有效值
5CH	FIB	R	4	--	B 相基波电流有效值
5DH	FIC	R	4	--	C 相基波电流有效值
5EH	FPA	R	4	--	A 相基波有功功率
5FH	FPB	R	4	--	B 相基波有功功率
60H	FPC	R	4	--	C 相基波有功功率

61H	FPT	R	4	--	合相基波有功功率
62H	FQA	R	4	--	A 相基波无功功率
63H	FQB	R	4	--	B 相基波无功功率
64H	FQC	R	4	--	C 相基波无功功率
65H	FQT	R	4	--	合相基波无功功率
66H	FSA	R	4	--	A 相基波视在功率
67H	FSB	R	4	--	B 相基波视在功率
68H	FSC	R	4	--	C 相基波视在功率
69H	FSTA	R	4	--	RMS 合相基波视在功率
6AH	FPfA	R	3	--	A 相基波功率因数
6BH	FPfB	R	3	--	B 相基波功率因数
6CH	FPfC	R	3	--	C 相基波功率因数
6DH	FPfTA	R	3	--	RMS 合相基波功率因数
6EH	FPAFCnt	R/W	3	--	A 相基波有功快速脉冲计数
6FH	FPBFCnt	R/W	3	--	B 相基波有功快速脉冲计数
70H	FPCFCnt	R/W	3	--	C 相基波有功快速脉冲计数
71H	FPTFCnt	R/W	3	--	合相基波有功快速脉冲计数
72H	FQAFCnt	R/W	3	--	A 相基波无功快速脉冲计数
73H	FQBFCnt	R/W	3	--	B 相基波无功快速脉冲计数
74H	FQCFCnt	R/W	3	--	C 相基波无功快速脉冲计数
75H	FQTFCnt	R/W	3	--	合相基波无功快速脉冲计数
76H	FSAFCnt	R/W	3	--	A 相基波视在快速脉冲计数
77H	FSBFCnt	R/W	3	--	B 相基波视在快速脉冲计数
78H	FSCFCnt	R/W	3	--	C 相基波视在快速脉冲计数
79H	FSTAFCnt	R/W	3	--	RMS 合相基波视在快速脉冲计数
7AH	FEPA	R	3	--	A 相基波有功电能
7BH	FEPB	R	3	--	B 相基波有功电能
7CH	FEPC	R	3	--	C 相基波有功电能
7DH	FEPT	R	3	--	合相基波有功电能
7EH	PosFEPA	R	3	--	A 相基波正向有功能量寄存器
7FH	PosFEPB	R	3	--	B 相基波正向有功能量寄存器
80H	PosFEPC	R	3	--	C 相基波正向有功能量寄存器
81H	PosFEPT	R	3	--	合相基波正向有功能量寄存器
82H	NegFEPA	R	3	--	A 相基波反向有功能量寄存器
83H	NegFEPB	R	3	--	B 相基波反向有功能量寄存器
84H	NegFEPC	R	3	--	C 相基波反向有功能量寄存器
85H	Neg FEPT	R	3	--	合相基波反向有功能量寄存器
86H	FEQA	R	3	--	A 相基波无功电能
87H	FEQB	R	3	--	B 相基波无功电能
88H	FEQC	R	3	--	C 相基波无功电能
89H	FEQT	R	3	--	合相基波无功电能

8AH	PosFEQA	R	3	--	A 相正向基波无功能量寄存器
8BH	PosFEQB	R	3	--	B 相正向基波无功能量寄存器
8CH	PosFEQC	R	3	--	C 相正向基波无功能量寄存器
8DH	Pos FEQT	R	3	--	合相正向基波无功能量寄存器
8EH	NegFEQA	R	3	--	A 相反向基波无功能量寄存器
8FH	NegFEQB	R	3	--	B 相反向基波无功能量寄存器
90H	NegFEQC	R	3	--	C 相反向基波无功能量寄存器
91H	NegFEQT	R	3	--	合相反向基波无功能量寄存器
92H	FESA	R	3	--	A 相基波视在能量寄存器
93H	FESB	R	3	--	B 相基波视在能量寄存器
94H	FESC	R	3	--	C 相基波视在能量寄存器
95H	FESTA	R	3	--	RMS 合相基波视在能量寄存器
96H	HUA	R	4	--	A 相谐波电压有效值
97H	HUB	R	4	--	B 相谐波电压有效值
98H	HUC	R	4	--	C 相谐波电压有效值
99H	HIA	R	4	--	A 相谐波电流有效值
9AH	HIB	R	4	--	B 相谐波电流有效值
9BH	HIC	R	4	--	C 相谐波电流有效值
9CH	FSTV	R	4	--	PQS 合相基波视在功率
9DH	FPfTV	R	3	--	PQS 合相基波功率因数
9EH	FSTVFCnt	R/W	3	--	PQS 合相基波视在快速脉冲计数
9FH	FESTV	R	3	--	PQS 合相基波视在能量寄存器

3.2 参数寄存器说明

3.2.1 波形采样寄存器

ADDR	00H	01H	02H	03H	04H	05H	06H
REG	UAWAV	UBWAV	UCWAV	IAWAV	IBWAV	ICWAV	INWAV

高通滤波环节后，RN7302 的七路 ADC 采样数据输出到波形采样寄存器中。

波形采样寄存器为 24 位有符号数，采用补码格式，最高位为符号位。系统时钟为 8.192M 典型应用时，数据刷新速率为 8KHZ。

当使用通道增益进行了校正之后，波形采样寄存器的峰值的归一化值 = 对应有有效值寄存器的归一化值 * $\sqrt{2}$ * 0.5。

U 通道和 I 通道增益校正过程详见[第 4 章校表方法](#)。

波形采样寄存器更新时同时会置位标志寄存器 WAVUPIF 标志位 ([EMMIF.0](#))，该位写 1 清零。若使能波形寄存器更新中断 WAVUPIE([EMMIE.0](#))，则每次更新发生，会产生中断，INTN 引脚输出低电平。

3.2.2 有效值寄存器

ADDR	07H	08H	09H	0AH	0BH	0CH	0DH
REG	UA	UB	UC	USUM	IA	IB	IC
ADDR	0EH	10H					
REG	IN	ISUM					
ADDR	58H	59H	5AH	5BH	5CH	5DH	
REG	FUA	FUB	FUC	FIA	FIB	FIC	
ADDR	96H	97H	98H	99H	9AH	9BH	
REG	HUA	HUB	HUC	HIA	HIB	HIC	

RN7302 有效值寄存器分四类：

- 1 全波电压电流有效值（UA/UB/UC/IA/IB/IC/IN）
- 2 基波电压电流有效值（FUA/FUB/FUC/FIA/FIB/FIC）
- 3 谐波电压电流有效值（HUA/HUB/HUC/HIA/HIB/HIC）
- 4 全波电压电流矢量和有效值（USUM/ISUM）

上述有效值是四字节寄存器，为 28 位（bit0-bit27）有符号数，采用补码格式，bit27 为符号位，bit28-bit31 和 bit27 相同总为零。这四类有效值参数更新的周期为 250ms。

在 SLM 下，上述寄存器均无效。

对有效值参数均有， $\text{实际电压电流有效值} = \text{Krmsx} * \text{RMSReg}'$

其中 Krmsx 表示转换系数，RMSReg' 表示上述有效值寄存器 RMSReg 的补码。该运算由 MCU 完成。

3.2.3 功率寄存器

ADDR	14H	15H	16H	17H	18H	19H	1AH	1BH
REG	PA	PB	PC	PT	QA	QB	QC	QT
ADDR	1CH	1DH	1EH	1FH	4CH			
REG	SA	SB	SC	STA	STV			
ADDR	5EH	5FH	60H	61H	62H	63H	64H	65H
REG	FPA	FPB	FPC	FPT	FQA	FQB	FQC	FQT
ADDR	66H	67H	68H	69H	9CH			
REG	FSA	FSB	FSC	FSTA	FSTV			

功率寄存器包括全波分相、合相有功功率 PA/PB/PC/PT、无功功率 QA/QB/QC/QT、分相视在功率 SA/SB/SC、RMS 合相视在功率 STA、PQS 合相视在功率 STV；基波分相、合相有功功率 FPA/FPB/FPC/FPT、无功功率 FQA/FQB/FQC/FQT、分相视在功率 FSA/FSB/FSC、RMS 合相视在功率 FSTA、PQS 合相视在功率 FSTV。

功率寄存器采用二进制补码格式，32 位有符号数，其中最高位是符号位。对于视在功率，最高位始终为 0。功率参数更新的周期为 250ms。

对功率参数均有， $\text{实际功率} = \text{Kpx} * \text{PReg}'$

其中 Kpx 表示转换系数，PReg' 表示相应功率寄存器 PReg 的补码。该运算由 MCU 完成。

3.2.4 功率因数寄存器

ADDR	20H	21H	22H	23H	4DH	6AH	6BH	6CH
REG	PfA	PfB	PfC	PfTA	PfTV	FPfA	FPfB	FPfC
ADDR	6DH	9DH						
REG	FPfTA	FPfTV						

功率因数寄存器包括全波分相功率因数 PfA/PfB/PfC、RMS 合相功率因数 PfTA、PQS 合相功率因数 PfTV；基波分相功率因数 FPfA/FPfB/FPfC、RMS 合相功率因数 FPfTA、PQS 合相功率因数 FPfTV。

功率因数寄存器采用二进制补码格式，24 位有符号数，其中最高位是符号位，由有功功率符号位决定。功率因数参数更新的周期为 250ms。

功率因数参数计算公式： $实际功率因数 = PfReg' / 2^{23}$

其中 PfReg' 表示相应功率因数寄存器 PfReg 的补码。

3.2.5 快速脉冲计数寄存器

ADDR	24H	25H	26H	27H	28H	29H	2AH
REG	PAFCnt	PBFCnt	PCFCnt	PTFCnt	QAFCnt	QBFCnt	QCFCnt
ADDR	2BH	2CH	2DH	2EH	2FH	4EH	
REG	QTFCnt	SAFCnt	SBFCnt	SCFCnt	STFACnt	STFVCnt	
ADDR	6EH	6FH	70H	71H	72H	73H	74H
REG	FPAFCnt	FPBFCnt	FPCFCnt	FPTFCnt	FQAFCnt	FQBFCnt	FQCFCnt
ADDR	75H	76H	77H	78H	79H	9EH	
REG	FQTFCnt	FSAFCnt	FSBFCnt	FSCFCnt	FSTFACnt	FSTFVCnt	

快速脉冲计数寄存器包括全波/基波、有功/无功/视在、分相/合相快速脉冲计数寄存器。

快速脉冲计数寄存器为 18 位 (bit0-bit17) 有符号数，其中 bit17 是符号位，由功率符号位决定，bit18-bit23 为无效位，固定为 0。

当输入正向，Fcnt 正向增加，[HFCONST1](#) 和 Fcnt/2 进行比较，相等，Fcnt 清零，相应能量寄存器增 1。当输入反向，Fcnt 负向增加，HFCONST1 和 Fcnt/2 的补码进行比较，相等，Fcnt 清零，相应能量寄存器增 1。

3.2.6 电能寄存器

ADDR	30H	31H	32H	33H	34H	35H	36H
REG	EPA	EPB	EPC	EPT	PosEPA	PosEPB	PosEPC
ADDR	37H	38H	39H	3AH	3BH	3CH	3DH
REG	PosEPT	NegEPA	NegEPB	NegEPC	NegEPT	EQA	EQB
ADDR	3EH	3FH	40H	41H	42H	43H	44H
REG	EQC	EQT	PosEQA	PosEQB	PosEQC	PosEQT	NegEQA
ADDR	45H	46H	47H	48H	49H	4AH	4BH

REG	NegEQB	NegEQC	NegEQT	ESA	ESB	ESC	ESTA
ADDR	4FH	7AH	7BH	7CH	7DH	7EH	7FH
REG	ESTV	FEPA	FEPB	FEPC	FEPT	PosFEPA	PosFEPB
ADDR	80H	81H	82H	83H	84H	85H	86H
REG	PosFEPC	PosFEPT	NegFEPA	NegFEPB	NegFEPC	NegFEPT	FEQA
ADDR	87H	88H	89H	8AH	8BH	8CH	8DH
REG	FEQB	FEQC	FEQT	PosFEQA	PosFEQB	PosFEQC	PosFEQT
ADDR	8EH	8FH	90H	91H	92H	93H	94H
REG	NegFEQA	NegFEQB	NegFEQC	NegFEQT	FESA	FESB	FESC
ADDR	95H	9FH					
REG	FESTA	FESTV					

电能寄存器是 24 位无符号数。寄存器最小单位代表的能量为 $1/EC$ KWh，其中 EC 为电表常数。

RN7302 具有多种类型的能量寄存器，包括基波/全波、有功/无功/视在、分相/合相、有功和无功正向/反向电能寄存器。

能量寄存器既可配置为清零型也可配置为累加型。寄存器位 $ERegCAR$ ([EMUCFG.19](#)) =0，所有能量寄存器为清零型；=1，为累加型。缺省为清零型。

正向有功和无功电能寄存器仅计量功率大于 0 的电能；反向有功和无功电能寄存器仅计量功率小于 0 的电能。

在三相四线模式下，合相有功能量寄存器的累加模式既可配置为代数和型也可配置为绝对值和型的。寄存器位 $EPADDMODE$ ([EMUCFG.20](#)) =0，累加模式为代数和型，合相有功能量以分相功率的代数和 $PA+PB+PC$ 积分；=1，为绝对值和型，合相有功能量以分相功率的绝对值和 $|PA|+|PB|+|PC|$ 积分。缺省为代数和型。

在三相四线模式下，合相无功能量寄存器的累加模式既可配置为代数和型也可配置为绝对值和型的。寄存器位 $EQADDMODE$ ([EMUCFG.21](#)) =0，累加模式为代数和型，合相无功能量以分相功率的代数和 $QA+QB+QC$ 积分；=1，为绝对值和型，合相有功能量以分相功率的绝对值和 $|QA|+|QB|+|QC|$ 积分。缺省为代数和型。

注意有功和无功合相能量寄存器的累加模式仅对合相能量寄存器起作用，对合相功率寄存器不起作用。

在三相三线模式下，合相有功和无功能量寄存器仅有代数和型。寄存器位 $EPADDMODE$ 、 $EQADDMODE$ 不可配置。

3.2.7 相角寄存器

ADDR	50H	51H	52H	53H	54H	55H	56H
REG	YUA	YUB	YUC	YIA	YIB	YIC	YIN

相角寄存器是 24 位无符号数，表示各采样通道基波和基准基波电压通道的相角，如若以 UA 通道为相角基准，则 YIB 表示 IB 基波和 UA 基波间的相角。用户可通过简单运算得知任意两个向量的相角，如 IA 和 IB 的相角 $YIAIB=YIA-YIB$ 。相角寄存器的更新周期为 32 个周波。

三相四线：若 $FUA > ZXOT$ （归一化值，下同），则以 UA 通道为相角测试基准；若

$FUA < ZXOT$ 且 $FUB > ZXOT$ ，则以 UB 通道为相角测试基准；若 $FUA < ZXOT$ 且 $FUB < ZXOT$ 且 $FUC > ZXOT$ ，则以 UC 通道为相角测试基准；若三相基波电压均 $< ZXOT$ ，则各路相角为 0。

三相三线：若 $FUA > ZXOT$ ，则以 UA 通道为相角测试基准；若 $FUA < ZXOT$ 且 $FUC > ZXOT$ ，则以 UC 通道为相角测试基准；若 FUA ， FUC 均小于 $ZXOT$ ，则各路相角为 0。

以 UA 通道为基准时，若 FUB 、 FUC 、 FIA 、 FIB 、 FIC 、 FIN 任一路 $< ZXOT$ ，则该路相角为 0；以 UB 通道为基准时，若 FUC 、 FIA 、 FIB 、 FIC 、 FIN 任一路 $< ZXOT$ ，则该路相角为 0；以 UC 通道为基准时，若 FIA 、 FIB 、 FIC 、 FIN 任一路 $< ZXOT$ ，则该路相角为 0。

相角计算公式：实际相角 = $(REGY/2^{24}) * 360^\circ$ ，其中 REGY 表示相角寄存器的值。

3.2.8 电压线频率寄存器

ADDR: 57H; REG: UFreq。

电压线频率寄存器是 24 位无符号数，表示基波电压的线频率。线频率寄存器的更新周期为 32 个周波。

三相四线：若 $FUA > ZXOT$ （归一化值，也可选择使用 ZXOTU 寄存器作为阈值，下同），则以 UA 通道为测频基准；若 $FUA < ZXOT$ 且 $FUB > ZXOT$ ，则以 UB 通道为测频基准；若 $FUA < ZXOT$ 且 $FUA < ZXOT$ 且 $FUB < ZXOT$ 且 $FUC > ZXOT$ ，则以 UC 通道为测频基准。

三相三线：若 $FUA > ZXOT$ ，则以 UA 通道为测频基准；若 $FUA < ZXOT$ 且 $FUC > ZXOT$ ，则以 UC 通道为测频基准。

电压线频率计算公式：实际频率 = $f_{osc} * 8 / REGF$ ，其中 REGF 表示频率寄存器的值。

3.3 配置和状态寄存器列表

表 3-2 配置和状态寄存器（Bank1,地址映射参见 5.1 章 SPI 地址空间描述）列表

地址	名称	R/W	字长	EMM 上电复位值	功能描述
EMM 校表寄存器 I					
00H	HFConst1	R/W	2	0x1000	高频脉冲计数寄存器 1
01H	HFConst2	R/W	2	0x1000	高频脉冲计数寄存器 2
02H	IStart_PS	R/W	2	0x0250	有功视在启动电流阈值寄存器
03H	IStart_Q	R/W	2	0x0250	无功启动电流阈值寄存器
04H	LostVoltT	R/W	2	0x0400	失压阈值寄存器
05H	ZXOT	R/W	2	0x0073	过零阈值寄存器
06H	PRTH1L	R/W	2	0x0000	相位分段校正电流阈值 1 下限
07H	PRTH1H	R/W	2	0x0000	相位分段校正电流阈值 1 上限
08H	PRTH2L	R/W	2	0x0000	相位分段校正电流阈值 2 下限
09H	PRTH2H	R/W	2	0x0000	相位分段校正电流阈值 2 上限
0AH	IRegion3L	R/W	2	0x0000	电流阈值 3 下限
0BH	IRegion3H	R/W	2	0x0000	电流阈值 3 上限
0CH	PHSUA	R/W	1	0x80	采样通道 UA 相位校正寄存器
0DH	PHSUB	R/W	1	0x80	采样通道 UB 相位校正寄存器

0EH	PHSUC	R/W	1	0x80	采样通道 UC 相位校正寄存器
0FH	PHSIA	R/W	3	0x808080	采样通道 IA 分段相位校正寄存器
10H	PHSIB	R/W	3	0x808080	采样通道 IB 分段相位校正寄存器
11H	PHSIC	R/W	3	0x808080	采样通道 IC 分段相位校正寄存器
12H	PHSIN	R/W	1	0x80	采样通道 IN 相位校正
13H	GSUA	R/W	2	0x0000	采样通道 UA 通道增益
14H	GSUB	R/W	2	0x0000	采样通道 UB 通道增益
15H	GSUC	R/W	2	0x0000	采样通道 UC 通道增益
16H	GSIA	R/W	2	0x0000	采样通道 IA 通道增益
17H	GSIB	R/W	2	0x0000	采样通道 IB 通道增益
18H	GSIC	R/W	2	0x0000	采样通道 IC 通道增益
19H	GSIN	R/W	2	0x0000	采样通道 IN 通道增益
1AH	DCOS_UA	R/W	2	0x0000	采样通道 UA 直流 Offset 校正
1BH	DCOS_UB	R/W	2	0x0000	采样通道 UB 直流 Offset 校正
1CH	DCOS_UC	R/W	2	0x0000	采样通道 UC 直流 Offset 校正
1DH	DCOS_IA	R/W	2	0x0000	采样通道 IA 直流 Offset 校正
1EH	DCOS_IB	R/W	2	0x0000	采样通道 IB 直流 Offset 校正
1FH	DCOS_IC	R/W	2	0x0000	采样通道 IC 直流 Offset 校正
20H	DCOS_IN	R/W	2	0x0000	采样通道 IN 直流 Offset 校正
21H	UA_OS	R/W	2	0x0000	A 相电压有效值 Offset
22H	UB_OS	R/W	2	0x0000	B 相电压有效值 Offset
23H	UC_OS	R/W	2	0x0000	C 相电压有效值 Offset
24H	IA_OS	R/W	2	0x0000	A 相电流有效值 Offset
25H	IB_OS	R/W	2	0x0000	B 相电流有效值 Offset
26H	IC_OS	R/W	2	0x0000	C 相电流有效值 Offset
27H	IN_OS	R/W	2	0x0000	零线电流 I 有效值 Offset
28H	GPA	R/W	2	0x0000	A 相有功功率增益
29H	GPB	R/W	2	0x0000	B 相有功功率增益
2AH	GPC	R/W	2	0x0000	C 相有功功率增益
2BH	GQA	R/W	2	0x0000	A 相无功功率增益
2CH	GQB	R/W	2	0x0000	B 相无功功率增益
2DH	GQC	R/W	2	0x0000	C 相无功功率增益
2EH	GSA	R/W	2	0x0000	A 相视在功率增益
2FH	GSB	R/W	2	0x0000	B 相视在功率增益
30H	GSC	R/W	2	0x0000	C 相视在功率增益
31H	PA_PHSL	R/W	2	0x0000	A 相有功分段相位校正寄存器-低段
32H	PB_PHSL	R/W	2	0x0000	B 相有功分段相位校正寄存器-低段
33H	PC_PHSL	R/W	2	0x0000	C 相有功分段相位校正寄存器-低段
34H	QA_PHSL	R/W	2	0x0000	A 相无功分段相位校正寄存器-低段
35H	QB_PHSL	R/W	2	0x0000	B 相无功分段相位校正寄存器-低段
36H	QC_PHSL	R/W	2	0x0000	C 相无功分段相位校正寄存器-低段

37H	PA_OS	R/W	2	0x0000	A 相有功功率 Offset
38H	PB_OS	R/W	2	0x0000	B 相有功功率 Offset
39H	PC_OS	R/W	2	0x0000	C 相有功功率 Offset
3AH	QA_OS	R/W	2	0x0000	A 相无功功率 Offset
3BH	QB_OS	R/W	2	0x0000	B 相无功功率 Offset
3CH	QC_OS	R/W	2	0x0000	C 相无功功率 Offset
3DH	FUA_OS	R/W	2	0x0000	A 相基波电压有效值 Offset
3EH	FUB_OS	R/W	2	0x0000	B 相基波电压有效值 Offset
3FH	FUC_OS	R/W	2	0x0000	C 相基波电压有效值 Offset
40H	FIA_OS	R/W	2	0x0000	A 相基波电流有效值 Offset
41H	FIB_OS	R/W	2	0x0000	B 相基波电流有效值 Offset
42H	FIC_OS	R/W	2	0x0000	C 相基波电流有效值 Offset
43H	GFPA	R/W	2	0x0000	A 相基波有功功率增益
44H	GFPB	R/W	2	0x0000	B 相基波有功功率增益
45H	GFPC	R/W	2	0x0000	C 相基波有功功率增益
46H	GFQA	R/W	2	0x0000	A 相基波无功功率增益
47H	GFQB	R/W	2	0x0000	B 相基波无功功率增益
48H	GFQC	R/W	2	0x0000	C 相基波无功功率增益
49H	GFSA	R/W	2	0x0000	A 相基波视在功率增益
4AH	GFSB	R/W	2	0x0000	B 相基波视在功率增益
4BH	GFSC	R/W	2	0x0000	C 相基波视在功率增益
4CH	FPA_PHS	R/W	2	0x0000	A 相基波有功相位校正寄存器
4DH	FPB_PHS	R/W	2	0x0000	B 相基波有功相位校正寄存器
4EH	FPC_PHS	R/W	2	0x0000	C 相基波有功相位校正寄存器
4FH	FQA_PHS	R/W	2	0x0000	A 相基波无功相位校正寄存器
50H	FQB_PHS	R/W	2	0x0000	B 相基波无功相位校正寄存器
51H	FQC_PHS	R/W	2	0x0000	C 相基波无功相位校正寄存器
52H	FPA_OS	R/W	2	0x0000	A 相基波有功功率 Offset
53H	FPB_OS	R/W	2	0x0000	B 相基波有功功率 Offset
54H	FPC_OS	R/W	2	0x0000	C 相基波有功功率 Offset
55H	FQA_OS	R/W	2	0x0000	A 相基波无功功率 Offset
56H	FQB_OS	R/W	2	0x0000	B 相基波无功功率 Offset
57H	FQC_OS	R/W	2	0x0000	C 相基波无功功率 Offset
58H	SAGCFG	R/W	3	0x000000	电压暂降阈值配置
59H	OVLVL	R/W	2	0x0000	过压阈值配置
5AH	OILVL	R/W	2	0x0000	过流阈值配置
5DH	UCHSEL	R/W	1	0x00	电压通道切换寄存器
EMM 配置和状态寄存器					
60H	CFCFG	R/W	3	0x043210	CF 引脚配置寄存器
61H	EMUCFG	R/W	3	0x400000	EMU 配置寄存器
62H	EMUCON	R/W	3	0x000000	EMU 控制寄存器

63H	WSAVECON	R/W	1	0x00	采样数据写缓存控制寄存器
64H	EMMIE	R/W	2	0x0000	EMM 中断允许寄存器, 写保护
65H	EMMIF	R	2	--	EMM 中断标志和状态寄存器
66H	PQSign	R	2	--	有功无功功率方向寄存器
67H	Noload	R	2	--	潜动启动状态寄存器
68H	IRegionS	R	1	--	电流分区状态寄存器
69H	PHASES	R	2	--	相电压电流状态寄存器
6AH	CheckSum1	R	3	--	EMM 校表和配置寄存器校验和
系统配置寄存器					
80H	WREN	R/W	1	0x00	写使能寄存器
81H	WMSW	R/W	1	0x03	工作模式切换寄存器
82H	SOFTRST	R/W	1	0x00	软件复位寄存器
83H	ADCCFG	R/W	2	0x0000	ADC 配置寄存器
84H	TFEEC_EN	R/W	1	0x00	通道切换写使能寄存器
85H	ICHSEL	R/W	1	0x00	电流通道切换寄存器
86H	MODSEL	R/W	1	0x00	三相四线/三相三线模式选择寄存器
系统状态寄存器					
8AH	SYSSR	R	2	--	系统状态寄存器
8CH	RData	R	4	--	上一次 SPI 读出的数据
8DH	WData	R	3	--	上一次 SPI 写入的数据
8EH	LRBufAddr	R	2	0x0000	最后一次读波形缓存的地址
EMM 校表寄存器 II					
90H	ZXOTU	R/W	2	0x0000	电压夹角及测频阈值寄存器
91H	AUOTDC_EN	R/W	2	0x0000	直流 OFFSET 自动校正使能寄存器
92H	ZXOTCFG	R/W	2	0x0000	过零计算配置及标志寄存器
94H	IN_WaveEN	R/W	2	0x0000	IN 波形缓存使能寄存器
B0H	PA_PHSM	R/W	3	0x000000	A 相有功分段相位校正寄存器-中段
B1H	PA_PSHH	R/W	3	0x000000	A 相有功分段相位校正寄存器-高段
B2H	PB_PHSM	R/W	3	0x000000	B 相有功分段相位校正寄存器-中段
B3H	PB_PSHH	R/W	3	0x000000	B 相有功分段相位校正寄存器-高段
B4H	PC_PHSM	R/W	3	0x000000	C 相有功分段相位校正寄存器-中段
B5H	PC_PSHH	R/W	3	0x000000	C 相有功分段相位校正寄存器-高段
B6H	QA_PHSM	R/W	3	0x000000	A 相无功分段相位校正寄存器-中段
B7H	QA_PSHH	R/W	3	0x000000	A 相无功分段相位校正寄存器-高段
B8H	QB_PHSM	R/W	3	0x000000	B 相无功分段相位校正寄存器-中段
B9H	QB_PSHH	R/W	3	0x000000	B 相无功分段相位校正寄存器-高段
BAH	QC_PHSM	R/W	3	0x000000	C 相无功分段相位校正寄存器-中段
BBH	QC_PSHH	R/W	3	0x000000	C 相无功分段相位校正寄存器-高段

3.4 配置和状态寄存器说明

3.4.1 高频脉冲常数寄存器

高频脉冲常数寄存器是 16 位无符号数，包括两个 HFCONST 寄存器，HFCONST1 (0x00) 和 HFCONST2 (0x01)，HFCONST1 可用于配置电表常数，HFCONST2 可用于最大需量计算时 CF 高频脉冲输出，或校表时小信号 CF 加速功能。

每个 CF 引脚都可通过 [CFCFG](#) (0x60) 寄存器选择使用 HFCONST1 还是 HFCONST2 输出脉冲。做比较时，将其与合相快速脉冲计数寄存器 [PTFCNT](#)、[QTFCNT](#)、[STFCNT](#)、[FPTFCNT](#)、[FQTFCNT](#)、[FSTFCNT](#) 寄存器值的绝对值的高 16 位做比较，如果大于等于 [CFCFG](#) 选择的 HFConst 的值，那么就会有对应的 CF 脉冲输出。

[电能寄存器](#)的增加仅和 HFCONST1 相关，和 HFCONST2 无关。做比较时，将 HFCONST1 与合相[快速脉冲计数寄存器](#)以及各分相快速脉冲计数寄存器的绝对值的高 16 位做比较，如果大于等于 HFConst1 的值，那么对应的能量寄存器增 1。

HFConst1 和 HFConst2 默认值为 1000H。

HFConst 计算详见[第 4 章校表方法](#)。

3.4.2 启动电流阈值寄存器

RN7302 提供两个启动电流阈值寄存器，有功以及视在共用一个启动电流阈值寄存器 IStart_PS(0x02)，无功共用一个启动电流阈值寄存器 IStart_Q(0x03)。

IStart_PS 和 IStart_Q 均为 16 位无符号数，做比较时，将其扩展为 32 位 0x000X_XXX0，与各相全波电流有效值 [IxRMS](#) 或基波电流有效值 [FIxRMS](#) 进行比较，以作潜动启动判断。

IStart_PS 和 IStart_Q 计算公式：

$$I_{Start} = (REGI_b * K) / 2^4$$

其中 IStart 为待设置的启动电流阈值寄存器值，REGI_b 为经校正后的 Ib 点的全波或基波电流有效值寄存器值，K=某相启动电流和标称电流值的比值，如启动电流为 0.001I_b，则 K=0.001。

IStart_Q 复位初值和 IStart_PS 相同，均为 0x250，用户可根据需要重新设定。

3.4.3 失压阈值寄存器

失压阈值寄存器 LostVoltage (0x04) 用于设置 RN7302 的失压阈值。为 16 位无符号数，做比较时，将其与各相全波电压有效值高 16 位即 bit27-bit12 进行比较，以作失压判断。

LostVoltage 的默认值为 0x0400。用户可根据需要重新设定。

LostVoltage 计算公式：

$$LostVoltage = INT((REGV_n * K) / 2^{12})$$

其中 REGV_n 为经校正后的额定电压输入的全波电压有效值寄存器值，K=某相失压电压和额定电压的比值，如失压电压为 50%额定电压，则 K=0.5。

3.4.4 过零阈值寄存器

过零阈值寄存器 ZXOT(0x05)和电压夹角及测频阈值寄存器 ZXOTU (0x90)

- 有效值阈值

当某通道的有效值小于过零阈值寄存器值时，该通道不输出过零，同时不计算该通道的相角，该通道相角输出 0x000000。

过零阈值寄存器 ZXOT (0x05) 为 16 位无符号数，做比较时，将其与各相电压电流有效值 U_x 、 I_x ($x=A, B, C$ 下同) bit27-bit12 位进行比较，以作判断。ZXOT 的复位初值为 0x0073，用户可根据需要重新设定。

电流夹角计算阈值只会使用 ZXOT (0x05)。电压夹角计算及测频阈值默认使用 ZXOT (0x05)，当 ZXOTCFG[4]=1 (0x92H) 时可选择 ZXOTU (0x90H) 作为电压过零及测频阈值，当 ZXOTCFG [4]=0 时选择 ZXOT 作为电压过零及测频阈值。

ZXOT 计算公式：

$$ZXOT = INT((REGI_b * K) / 2^{12})$$

其中 REGI_b 为经校正后的 I_b 点的电流有效值寄存器值，K=某相过零阈值和 I_b 点电流的比值，如过零阈值为 5% 额定电流，则 K=0.05。

- 过零计算配置及标志寄存器 ZXOTCFG (0x92):

过零计算配置及标志寄存器，双字节，实际有效为 12 位。

- Zxotcfg[11:5]只读位，存放每个通道的夹角计算标志位，为 1 表示该通道参与夹角计算；为 0 表示未参与，夹角寄存器读数为 0，顺序为{IN/IC/IB/IA/UC/UB/UA}
- Zxotcfg[4:0]可读可写；
 - ◆ Zxotcfg[4]: =1 时，电压夹角及测频计算阈值选择为 ZXOTU，=0 时，电压夹角及测频计算阈值选择为 ZXOT；
 - ◆ Zxotcfg[3]: =1 时，三相三线时 B 路电压参与夹角计算，=0 时，三相三线时 B 路电压不参与夹角计算；
 - ◆ Zxotcfg[2]: =1 时，UC 通道参与夹角计算；=0 时，以阈值比较结果为准选择 UC 是否参与夹角计算；
 - ◆ Zxotcfg[1]: =1 时，UB 通道参与夹角计算；=0 时，以阈值比较结果为准选择 UB 是否参与夹角计算；
 - ◆ Zxotcfg[0]: =1 时，UA 通道参与夹角计算；=0 时，以阈值比较结果为准选择 UA 是否参与夹角计算；

当[2:0]同时或者有两个一起有效时，夹角计算起点的优先级为 UA>UB>UC。

如果需要完全由软件指定电压通道是否参与夹角计算，不由硬件做比较，可做如下设置：

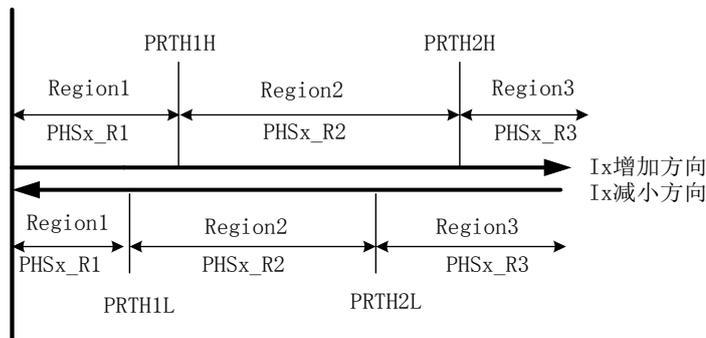
1. Zxotcfg[4]=1，选择为 ZXOTU；
2. 将 ZXOTU 设置为最大值；
3. 软件根据需要设置 bit2~bit0，自由选择电压通道是否参与夹角计算以及选择哪个座位夹角计算起点。

3.4.5 相位补偿区域设置寄存器

相位补偿区域设置寄存器 $PRTHx$ 用于分段角差校正区域设置，共有两对相位分段校正电流阈值 $PRTH$ 寄存器，地址 $0x06-0x09$ 。

如图所示： $PRTH1L$ ($0x06$) / $PRTH1H$ ($0x07$) 和 $PRTH2L$ ($0x08$) / $PRTH2H$ ($0x09$) 可配置 3 个相位校正区域的分段点，其中 Region1 以 $PHSx_R1$ 为通道相位校正参数，以 Px_PHSL 为有功功率相位校正参数，以 Qx_PHSL 为无功功率相位校正参数；Region2 以 $PHSx_R2$ 为通道相位校正参数，以 Px_PHSM 为有功功率相位校正参数，以 Qx_PHSM 为无功功率相位校正参数；Region3 以 $PHSx_R3$ 为通道相位校正参数，以 Px_PHSH 为有功功率相位校正参数，以 Qx_PHSH 为无功功率相位校正参数。

在某相电流 I_x 增加方向，以 $PRTH1H$ 为 Region1 和 Region2 的分段点，以 $PRTH2H$ 为 Region2 和 Region3 的分段点；在某相电流 I_x 减小方向，以 $PRTH1L$ 为 Region1 和 Region2 的分段点，以 $PRTH2L$ 为 Region2 和 Region3 的分段点。



$PRTHx$ 为 16 位无符号数，做比较时，将其与各相全波电流有效值 I_x ($x=A, B, C$ 下同) bit27-bit12 进行比较，以作判断。

容错处理：对于①当写入 $PRTH2x < PRTH1x$ ，写入失败；②当写入 $PRTH1H < PRTH1L$ 或写入 $PRTH1L > PRTH1H$ ，写入失败；③当写入 $PRTH2H < PRTH2L$ 或写入 $PRTH2L > PRTH2H$ ，写入失败。

当 $PRTH1L$ 寄存器为 0 时，不启动分段相位校正。芯片电流通道以 $PHSx$ 寄存器的低 8 位做为各通道相位校正值，功率相位以 Px_PHSL 、 Qx_PHSL 作为各功率的相位校正值。

3.4.6 电流分段区域设置寄存器

$Iregion3L$ ($0x0A$) 和 $Iregion3H$ ($0x0B$) 未和相位校正寄存器关联，仅用来产生电流分段标志和中断。

这两个寄存器均为 16 位无符号数，做比较时，将其与各相全波电流有效值 I_x ($x=A, B, C$) bit27-bit12 进行比较，以作判断。根据相电流和 $Iregion3$ 阈值比较的结果， $IregionS$ 状态寄存器的相应标志位置位或清零。若 $Iregion3x$ 中断使能，会产生中断。

容错处理：当写入 $Iregion3H < Iregion3L$ 或写入 $Iregion3L > Iregion3H$ ，写入失败。

当 $Iregion3L$ 寄存器为 0 时，不启动该功能。

3.4.7 通道相位校正寄存器

ADDR	0CH	0DH	0EH	0FH	10H	11H	12H
REG	PHSUA	PHSUB	PHSUC	PHSIA	PHSIB	PHSIC	PHSIN

PHSUA、PHSUB、PHSUC、PHSIN 用于 UA、UB、UC、IN 的相位校正。该寄存器均为 8 位无符号数，默认值为 0x80。在 50HZ, $f_{osc}=8.192\text{Mhz}$ 下，1 LSB 代表 0.017578% LSB 相位校正。

PHSIA-PHSIC 用于三个电流通道 3 个相位校正区域的分段校正，和相位补偿区域设置寄存器 [PRTHx](#) 结合使用。这三个寄存器均为 24 位无符号数。以 PHSIA 为例，该寄存器 3 个字节如下：

{PHSIA_R3[23:16], PHSIA_R2[15:8], PHSIA_R1[7:0]}

其中低 8 位 PHSIA_R1[7:0] 代表区域 1 的相位校正值，中间 8 位 PHSIA_R2[15:8] 代表区域 2 的相位校正值，高 8 位 PHSIA_R3[23:16] 代表区域 3 的相位校正值。默认值为 0x808080。

相位校正范围：50HZ 下， $\pm 2.259^\circ$ 或 4.518°

相位补偿公式：

① 通过 0.5L 时有功误差校正，若某相 0.5L 功率因数角为 60° 时，lb 点有功误差为 err ，通道角差为 θ ，则

$$\theta = \text{Arcsin} \frac{-err}{\sqrt{3}}$$

若功率因数角为 30° 时，lb 点有功误差为 err ，通道角差为 θ ，则

$$\theta = \text{Arcsin}(-\sqrt{3} * err)$$

对 50HZ，PHSUA 和 PHSIA 寄存器均有 0.017578% LSB 的关系。

若调整 PHSUA 寄存器，则有：

$$PHSUA = 0x80 + \text{INT}(\theta / 0.017578\%)$$

若调整 PHSIA 寄存器且不考虑分段校正，则有： $PHSIA_R1[7:0] = 0x80 - \text{INT}(\theta / 0.017578\%)$

② 以一个通道的输入为基准，从相角寄存器得知被校通道 1 和基准通道 2 的实际角差与标准源或标准表的角差的差值为 θ ，若被校前该通道的相位寄存器是 PHS1，则

对 50HZ，则有校正通道的相位 $PHS = PHS1 + \text{INT}(\theta / 0.017578\%)$

3.4.8 通道增益寄存器

ADDR	13H	14H	15H	16H	17H	18H	19H
REG	GSUA	GSUB	GSUC	GSIA	GSIB	GSIC	GSIN

通道增益寄存器可用于有效值、功率的增益校正。通道增益寄存器为 2 字节有符号数，采用二进制补码形式，最高位为符号位，表示范围(-1, +1)。

校正公式：如果 $\text{RegGain} \geq 2^{15}$ ，则 $\text{Gain} = (\text{RegGain} - 2^{16}) / 2^{15}$ ；否则 $\text{Gain} = \text{RegGain} / 2^{15}$ ；其中 RegGain 为通道增益寄存器值。

以 IB 通道为例，假设校正之前 B 路电流有效值 IB，校正之后 IB'，两者关系为：

$$IB' = IB + IB * Gain$$

通道增益寄存器适用于功率法校表中的增益校正，功率法校表说明详见[第4章校表方法](#)章节。

3.4.9 通道直流 OFFSET 校正寄存器

ADDR	1AH	1BH	1CH	1DH	1EH	1FH	20H
REG	DCOS_UA	DCOS_UB	DCOS_UC	DCOS_IA	DCOS_IB	DCOS_IC	DCOS_IN

通道直流 OFFSET 校正寄存器用于在测试直流量时替代高通滤波消除失调误差。直流 OFFSET 寄存器所表示的直流分量等效于直接在采样波形上叠加直流分量，所以在采样通路高通关闭时，该寄存器起作用。

直流 OFFSET 校正寄存器均为两字节有符号数，采用二进制补码形式，最高位为符号位。在采样通路高通关闭时，该寄存器会影响有效值、功率、能量等参数。

DCOS 寄存器对有效值的影响：以 IA 通道为例，假设 DCOS_IA 寄存器等于 0 时，IA 通道有效值为 IA；DCOS_IA 不等于 0 时，IA 通道有效值寄存器为 IA' 则

$$IA' = Abs(IA \pm DCOS_IA * 2^{I2})$$

其中±取决于 DCOS 符号和失调电压方向的一致性，当方向一致时为+，方向不一致时为-。

替代高通滤波消除失调误差时，用户可利用直流 OFFSET 自动校正功能得到 DCOS 寄存器值，说明详见[3.4.42 直流 OFFSET 自动校正使能寄存器](#)章节。

3.4.10 有效值 OFFSET 校正寄存器

ADDR	21H	22H	23H	24H	25H	26H	27H
REG	UA_OS	UB_OS	UC_OS	IA_OS	IB_OS	IC_OS	IN_OS
ADDR	3DH	3EH	3FH	40H	41H	42H	
REG	FUA_OS	FUB_OS	FUC_OS	FIA_OS	FIB_OS	FIC_OS	

有效值 Offset 校正寄存器用于电压/电流/基波电压/基波电流有效值小信号精度的校正。有效值 Offset 校正寄存器均为两字节有符号数，采用二进制补码形式，最高位为符号位。

校正公式：以 IA 通道为例，假设校正之前 A 相电流有效值寄存器 IA，校正之后为 IA'，则有： $IA' = Sqrt(Abs(IA^2 + IA_OS * 2^{I4}))$

3.4.11 功率增益寄存器

ADDR	28H	29H	2AH	2BH	2CH	2DH	2EH
REG	GPA	GPB	GPC	GQA	GQB	GQC	GSA
ADDR	2FH	30H	43H	44H	45H	46H	47H
REG	GSB	GSC	GFPA	GFPB	GFPC	GFQA	GFQB
ADDR	48H	49H	4AH	4BH			
REG	GFQC	GFSA	GFSB	GFSC			

功率增益寄存器用于有功/无功/视在/基波有功/基波无功/基波视在功率的增益校正。功率

增益寄存器均为两字节有符号数，采用二进制补码形式，最高位为符号位。

校正公式为： $P1=P0(1+GP)$

$Q1=Q0(1+GQ)$

$S1=S0(1+GS)$

其中 P1、Q1、S1 为校正后的有功、无功、视在功率；P0、Q0、S0 为校正前的功率；GP、GQ、GS 分别为有功、无功、视在功率增益校正寄存器的归一化值。

功率增益寄存器适用于传统的脉冲校表法功率增益校正，校正误差范围为 $-\infty\sim 50\%$ ，校正方法以 A 相 PF=1.0 误差校正为例：假设 A 相 Ib 点输入时，标准表的有功误差读数为 err，则 A 相有功功率增益校正寄存器 GPA 的计算方法如下：

$$Gain = \frac{-Err}{1 + Err}$$

如果 $Gain \geq 0$ ，则 $GPA = INT[Gain * 2^{15}]$ ；如果 $Gain < 0$ ，则 $GPA = INT[2^{16} + Gain * 2^{15}]$

3.4.12 功率相位校正寄存器

ADDR	31H	32H	33H	34H	35H	36H	B0H
REG	PA_PHS�	PB_PHS�	PC_PHS�	QA_PHS�	QB_PHS�	QC_PHS�	PA_PHSM
ADDR	B1H	B2H	B3H	B4H	B5H	B6H	B7H
REG	PA_PHSĤ	PB_PHSĤ	PC_PHSĤ	QA_PHSĤ	QB_PHSĤ	QC_PHSĤ	QA_PHSĤ
ADDR	B8H	B9H	BAH	BBH			
REG	QB_PHSĤ	QC_PHSĤ	QC_PHSĤ				

有功功率相位校正寄存器用于在有功功率通道进行有功相位校正。无功相位校正寄存器用于在无功功率通道进行无功相位校正。功率相位校正寄存器采用两字节二进制补码形式，最高位为符号位。

功率相位校正寄存器支持功率分段校正，和相位补偿区域设置寄存器 [PRTHx](#) 和结合使用。当 PRTH1L 寄存器为 0 时，不启动分段相位校正；当 PRTH1L 寄存器不等于 0 时，[PRTHx](#) 将功率相位校正区域分为三段，低段区域 1、中段区域 2、高段区域 3，参见 [3.4.5 章节](#)。

B0H-BBH 分段相位校正寄存器，其高字节 bit[23:16]为无效位，但读写按 3 字节进行操作。

此时，Px_PHS� (x=A,B,C,下同) 用于区域 1 低段的有功功率相位校正，Px_PHSĤ 用于区域 2 中段的有功功率相位校正，Px_PHSĤ 用于区域 3 高段的有功功率相位校正。

值得注意的是，Px_PHS� 为两字节寄存器，Px_PHSĤ 和 Px_PHSĤ 为三字节寄存器（SPI 读写操作须按三字节操作），但仅低 16 位有效，高 8 位默认为 0 且写入无效。

Qx_PHS� (x=A,B,C,下同) 用于区域 1 低段的无功功率相位校正，Qx_PHSĤ 用于区域 2 中段的无功功率相位校正，Qx_PHSĤ 用于区域 3 高段的无功功率相位校正。

值得注意的是，Qx_PHS� 为两字节寄存器，Qx_PHSĤ 和 Qx_PHSĤ 为三字节寄存器（SPI 读写操作须按三字节操作），但仅低 16 位有效，高 8 位默认为 0 且写入无效。

校正公式： $P2 = P1 + P_PHS * Q1$

$Q2 = Q1 - Q_PHS * P1$

其中 P1 为补偿前的有功功率、P2 为补偿后的有功功率、Q1 为补偿前的无功功率、Q2 为补偿后的无功功率。P_PHS、Q_PHS 分别为有功、无功功率相位校正寄存器的归一化值。

校表方法：以 A 相为例，假设 PF=1.0，A 相有功增益校正已完成；PF=0.5L，若功率因数角为 60° 时，Ib 点 A 相标准表有功误差为 Err，则

$$\lambda = \frac{-Err}{\sqrt{3}}$$

若 $\lambda \geq 0$, 则 $PA_PHS = \lambda * 2^{15}$; 若 $\lambda < 0$, 则 $PA_PHS = \lambda * 2^{15} + 2^{16}$
 若 $\lambda \geq 0$, 则 $QA_PHS = \lambda * 2^{15}$; 若 $\lambda < 0$, 则 $QA_PHS = \lambda * 2^{15} + 2^{16}$
 若功率因数角为 30° 时, Ib 点 A 相标准表有功误差为 Err, 则

$$\lambda = -\sqrt{3} * Err$$

若 $\lambda \geq 0$, 则 $PA_PHS = \lambda * 2^{15}$; 若 $\lambda < 0$, 则 $PA_PHS = \lambda * 2^{15} + 2^{16}$
 若 $\lambda \geq 0$, 则 $QA_PHS = \lambda * 2^{15}$; 若 $\lambda < 0$, 则 $QA_PHS = \lambda * 2^{15} + 2^{16}$

3.4.13 功率 OFFSET 校正寄存器

ADDR	37H	38H	39H	3AH	3BH	3CH	52H
REG	PA_OS	PB_OS	PC_OS	QA_OS	QB_OS	QC_OS	FPA_OS
ADDR	53H	54H	55H	56H	57H		
REG	FPB_OS	FPC_OS	FQA_OS	FQB_OS	FQC_OS		

功率 OFFSET 校正寄存器适合全波有功/全波无功/基波有功/基波无功的小信号的精度校正。功率 OFFSET 校正寄存器均为均为两字节有符号数, 采用二进制补码形式, 最高位为符号位。

校正公式: 以 A 通道有功功率为例, 假设校正之前 A 路有功功率寄存器 PA, 校正之后为 PA', 则有: $PA' = PA + PA_OS$ 。

3.4.14 电压暂降阈值寄存器

地址: 58H; 字长: 3字节; 默认值: 000000H

位	位名称	功能描述
16-23	SAGCYC[7:0]	电压暂降时间阈值。说明见下。 SAGCYC[7:0]=00H, 关闭电压暂降判断功能。
0-15	SAGLVL[15:0]	电压暂降峰值阈值配置。当某相电压采样值绝对值的峰值的高 16 位小于 SAGLVL[15:0], 且持续时间为 SAGCYC[7:0]个半周波数, 判定该相电压暂降。某相电压暂降将导致 PHASES 寄存器中该相 SAGU _x (x=A, B, C)寄存器位置 1 同时 EMMIF 寄存器中的 SAGIF 寄存器位置 1。若 EMMIE 寄存器中的 SAGIE=1, SAGIF 置 1 会导致 INT 中断。SAGIF 写 1 清零并清中断, 同时清 SAGU _x 标志。详见 PHASES 寄存器 和 EMMIE 寄存器以及 EMMIF 寄存器 说明。SAGLVL[15:0]=0000H, 则关闭电压暂降判断功能。

SAGLVL 计算公式:

$$SAGLVL = INT((\sqrt{2} * REGV_n * K) / 2^{12})$$

其中 $REGV_n$ 为经校正后的额定电压输入的电压有效值寄存器值， K =某相电压暂降电压和额定电压的比值，如电压暂降电压为 10% 额定电压，则 $K=0.1$ 。

3.4.15 过压过流阈值寄存器

包括过压阈值寄存器 OVLVL 和过流阈值寄存器 OILVL。

过压阈值寄存器 OVLVL:

地址：59H；字长：2 字节；默认值：0000H

当某相电压采样值的绝对值高 16 位大于 OVLVL[15:0]，判定该相电压过压。某相电压过压将导致 PHASES 寄存器中该相 OVU_x (x=A, B, C) 寄存器位置 1 同时 EMMIF 寄存器中的 OVIF 寄存器位置 1。若 EMMIE 寄存器中的 OVIE=1，OVIF 置 1 会导致中断。OVIF 写 1 清零并清中断，同时清 OVU_x 标志。详见 [PHASES](#) 寄存器和 [EMMIE 寄存器以及 EMMIF 寄存器](#) 说明。

OVLVL[15:0]=0000H，则关闭电压过压判断功能。

OVLVL 计算公式：

$$OVLVL = INT((\sqrt{2} * REGV_n * K / 2^{12}))$$

其中 $REGV_n$ 为经校正后的额定电压输入的全波电压有效值寄存器值， K =某相过压电压和额定电压的比值，如过压电压为 1.2 倍额定电压，则 $K=1.2$ 。

过流阈值寄存器 OILVL:

地址：5AH；字长：2 字节；默认值：0000H

当某相电流采样值的绝对值高 16 位大于 OILVL[15:0]，判定该相电流过流。某相电流过流将导致 PHASES 寄存器中该相 OVI_x (x=A, B, C) 寄存器位置 1 同时 EMMIF 寄存器中的 OVIF 寄存器位置 1。若 EMMIE 寄存器中的 OVIE=1，OVIF 置 1 会导致中断。OVIF 写 1 清零并清中断，同时清 OVI_x 标志。详见 [PHASES](#) 寄存器和 [EMMIE 寄存器以及 EMMIF 寄存器](#) 说明。

OILVL[15:0]=0000H，则关闭电流过流判断功能。

OILVL 计算公式：

$$OILVL = INT((\sqrt{2} * REGI_b * K / 2^{12}))$$

其中 $REGI_b$ 为经校正后的额定电流输入的全波电流有效值寄存器值， K =某相过流电流和额定电流的比值，如过流电流为 10 倍额定电流，则 $K=10$ 。

3.4.16 CF 引脚配置寄存器

地址：60H；字长：3 字节；默认值：0x043210

CF 引脚配置寄存器 CFCFG 用于配置 [CF 引脚用途](#)。

位	位名称	功能描述
21-23	Reserved	保留。默认为 0。
20	CFSCfg	当 CF1:3 Cfg [2:0] 配置为合相视在脉冲输出时有效。 =0，CF 选择的合相视在脉冲为 RMS 型。 =1，CF 选择合相视在脉冲为 PQS 型。

		默认为 0。	
16-19	Reserved	保留。默认值 4'b0100。	
12-15	Reserved	保留。默认值 4'b0011。	
11	CF3FConst	CF3 高频脉冲选择。=0, 以 HFCONST1 为高频脉冲常数输出脉冲。 =1, 以 HFCONST2 为高频脉冲常数输出脉冲。默认为 0。	
8-10	CF3Cfg[2:0]	CF3 输出脉冲控制位。	
		配置	说明
		3'b000	输出全波有功脉冲。
		3'b001	输出全波无功脉冲。
		3'b010 (default)	输出全波视在脉冲。
		3'b011	输出基波有功脉冲。
		3'b100	输出基波无功脉冲。
		3'b101	输出基波视在脉冲。
		3'b110	保留。
3'b111	禁止 CF3 引脚输出脉冲。		
7	CF2FConst	CF2 高频脉冲选择。=0, 以 HFCONST1 为高频脉冲常数输出脉冲。 =1, 以 HFCONST2 为高频脉冲常数输出脉冲。默认为 0。	
4-6	CF2Cfg[2:0]	CF2 输出脉冲控制位。	
		配置	说明
		3'b000	输出全波有功脉冲。
		3'b001 (default)	输出全波无功脉冲。
		3'b010	输出全波视在脉冲。
		3'b011	输出基波有功脉冲。
		3'b100	输出基波无功脉冲。
		3'b101	输出基波视在脉冲。
		3'b110	保留。
3'b111	禁止 CF2 引脚输出脉冲。		
3	CF1FConst	CF1 高频脉冲选择。=0, 以 HFCONST1 为高频脉冲常数输出脉冲。 =1, 以 HFCONST2 为高频脉冲常数输出脉冲。默认为 0。	
0-2	CF1Cfg[2:0]	CF1 输出脉冲控制位。	
		配置	说明
		3'b000 (default)	输出全波有功脉冲。
		3'b001	输出全波无功脉冲。
		3'b010	输出全波视在脉冲。
		3'b011	输出基波有功脉冲。
		3'b100	输出基波无功脉冲。
		3'b101	输出基波视在脉冲。
		3'b110	保留。
3'b111	禁止 CF1 引脚输出脉冲。		

3.4.17 计量单元配置寄存器

地址：61H；字长：3 字节；默认值：0x400000

计量单元配置寄存器 EMUCFG 用于配置计量模块。

位	位名称	功能描述
22-23	Reserved	保留。默认值 2'b01。
21	EQADDMOD	合相无功能量累加方式选择。=0，代数和累加方式；=1，绝对值累加方式。 MODSEL=0，即选择三相四线制时，该位可配置，默认值为 0。 MODSEL=1，即选择三相三线制时，该位写无效，恒为 0。
20	EPADDMOD	合相有功能量累加方式选择。=0，代数和累加方式；=1，绝对值累加方式。 MODSEL=0，即选择三相四线制时，该位可配置，默认值为 0。 MODSEL=1，即选择三相三线制时，该位写无效，恒为 0。
19	ERegCAR	能量寄存器类型选择。=0，读后清零型。=1，累加型。默认为 0。
18	ISUMMOD	电流矢量和计算方式选择。=0，零线电流不参与计算；=1，零线电流参与计算。 MODSEL=0，即选择三相四线制时，该位可配置，默认值为 0。 MODSEL=1，即选择三相三线制时，该位写无效，恒为 0。
17	Reserved	保留。
16	NoLoadCFG	启动方式选择。=0，全波启动以全波电流有效值与启动阈值做比较判断。=1，全波启动以基波电流有效值与启动阈值做比较判断。默认值为 0。
7-15	Reserved	保留。
0-6	HPFOFF[6:0]	采样通道{IN, IC, IB, IA, UC, UB, UA}高通使能选择位。=0，选择高通使能；=1，选择高通禁止。默认状态=7'b0000000，选择高通使能。

3.4.18 计量控制寄存器

地址：62H；字长：3 字节；默认值：0x000000

计量控制寄存器 EMUCON 用于控制各相（A/B/C）有功/无功/RMS 视在/基波有功/基波无功/基波视电能计量的使能关闭。

位	位名称	功能描述
23	Reserved	保留。
20-22	FSRUN[2:0]	C/B/A 相基波视在计量使能位。 FSRUN _x =1，使能该相 RMS 基波电能视在计量，且该相 RMS 基波视在参与 RMS 合相基波视在电能计算。 FSRUN _x =0，关闭该相 RMS 基波电能视在计量，且该相 RMS 基波视在不参与 RMS 合相基波视在电能计算。 默认状态为 3'b000。

19	Reserved	保留。
16-18	FQRUN[2:0]	C/B/A 相基波无功计量使能位。 FQRUN _x =1, 使能该相基波无功电能计量, 且该相基波无功参与合相基波无功电能计算。 FQRUN _x =0, 关闭该相基波无功电能计量, 且该相基波无功不参与合相基波无功电能计算。 默认状态为 3'b000。
15	Reserved	保留。
12-14	FPRUN[2:0]	C/B/A 相基波有功计量使能位。 FPRUN _x =1, 使能该相基波有功电能计量, 且该相基波有功参与合相基波有功电能计算。 FPRUN _x =0, 关闭该相基波有功电能计量, 且该相基波有功不参与合相基波有功电能计算。 默认状态为 3'b000。
11	Reserved	保留。
8-10	SRUN[2:0]	C/B/A 相视在计量使能位。 SRUN _x =1, 使能该相 RMS 视在电能计量, 且该相 RMS 视在参与 RMS 合相视在有功电能计算。 SRUN _x =0, 关闭该相 RMS 视在电能计量, 且该相 RMS 视在不参与 RMS 合相视在电能计算。 默认状态为 3'b000。
7	Reserved	保留。
4-6	QRUN[2:0]	C/B/A 相无功计量使能位。 QRUN _x =1, 使能该相无功电能计量, 且该相无功参与合相无功电能计算。 QRUN _x =0, 关闭该相无功电能计量, 且该相无功不参与合相无功电能计算。 默认状态为 3'b000。
3	Reserved	保留。
0-2	PRUN[2:0]	C/B/A 相有功计量使能位。PRUN0 控制 A 相, PRUN1 控制 B 相, PRUN2 控制 C 相。该位不影响功率和有效值计算, 仅影响分相和合相有功电能计量。上同。 PRUN _x =1, 使能该相有功电能计量, 且该相有功参与合相有功电能计算。 PRUN _x =0, 关闭该相有功电能计量, 且该相有功不参与合相有功电能计算。 默认状态为 3'b000。

3.4.19 采样数据写缓存控制寄存器

地址: 63H; 字长: 1字节; 默认值: 00H

采样数据写[缓存控制](#)寄存器 WSAVECON 控制各通道 ADC 数据是否写入缓存以及在缓存

区如何排列、Buffer大小、波形采样率由寄存器定义如下：

位	位名称	功能描述										
7	SWAVECFG	=0, 固定采样率模式, 由WFreqSEL位确定采样率为6.4KHz还是7.699KHz。 =1, 同步采样模式, 由WFreqSEL位确定一个周波同步采样点数是128点还是64点。										
6	WFreqSEL	当SWAVECFG=0, 即为固定采样率模式时, 该位确定固定采样率。 =0, 用于基频50Hz采样, 8.192Mhz晶振时, 固定采样率6.4KHz; =1, 用于基频60Hz采样, 8.192Mhz晶振时, 固定采样率7.699KHz。 当SWAVECFG=1, 即为同步采样模式时, 该位确定一个周波采样点数。 =0, 一个周波固定 128 点同步采样; =1, 一个周波固定 64 点同步采样。										
4-5	WSCOMM[1:0]	=2'b00 或 2'b11, 不操作; =2'b01, 缓冲区清零。=2'b10, 按照BUFCFG[3:0]配置启动波形数据写缓冲区; <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th>WBUFCON[1:0]</th> <th>命令或状态</th> </tr> </thead> <tbody> <tr> <td>2'b00</td> <td>写入 2'b00 无效, 不操作(default)。读为 2'b00 表示缓冲区空闲, 或写操作完成, 可进行读操作。复位后该寄存器为默认空闲状态</td> </tr> <tr> <td>2'b01</td> <td>缓冲区清零命令。配置该命令 20ms 后, 整个 BUF 清零。</td> </tr> <tr> <td>2'b10</td> <td>按照 BUFCFG[3:0]配置启动波形数据写缓冲区</td> </tr> <tr> <td>2'b11</td> <td>写入 2'b11 无效, 不操作。读为 2'b11 表示缓冲区响应命令, 正在写操作中 (清零或写数据), 忙状态。此时进行读操作无效。</td> </tr> </tbody> </table>	WBUFCON[1:0]	命令或状态	2'b00	写入 2'b00 无效, 不操作(default)。读为 2'b00 表示缓冲区空闲, 或写操作完成, 可进行读操作。复位后该寄存器为默认空闲状态	2'b01	缓冲区清零命令。配置该命令 20ms 后, 整个 BUF 清零。	2'b10	按照 BUFCFG[3:0]配置启动波形数据写缓冲区	2'b11	写入 2'b11 无效, 不操作。读为 2'b11 表示缓冲区响应命令, 正在写操作中 (清零或写数据), 忙状态。此时进行读操作无效。
WBUFCON[1:0]	命令或状态											
2'b00	写入 2'b00 无效, 不操作(default)。读为 2'b00 表示缓冲区空闲, 或写操作完成, 可进行读操作。复位后该寄存器为默认空闲状态											
2'b01	缓冲区清零命令。配置该命令 20ms 后, 整个 BUF 清零。											
2'b10	按照 BUFCFG[3:0]配置启动波形数据写缓冲区											
2'b11	写入 2'b11 无效, 不操作。读为 2'b11 表示缓冲区响应命令, 正在写操作中 (清零或写数据), 忙状态。此时进行读操作无效。											
0-3	BUFCFG[3:0]	ADC数据缓存配置: 确定各通道ADC数据是否写缓存以及在ADC数据在缓存中的地址映射。如下表所示。										

当WSCOMM[1:0]写入2'b01, 芯片响应清BUF命令, WBUFCON=2'b11, BUF开始清零, 清零过程中芯片不响应写入的新命令, 20ms后, 整个BUF清零, WBUFCON=2'b00。

当WSCOMM[1:0]写入2'b10, 芯片响应开始缓存命令后, WBUFCON=2'b11, 数据开始按照BUFCFG[0:3]配置写入缓存, 写入过程中芯片不响应写入的新命令, 当缓存满时, 停止写入, 同时WBUFCON=2'b00。

在启动开始缓存命令后, BUFCFG[3:0]寄存器位决定各通道ADC数据是否写缓存以及在缓存中的地址映射。缓存共768个地址单元, 编址200H-4FFH, 如下表所示:

地址映射	BAN K	BUFCFG[3:0]											
		4'b000or11xx	4'b0001	4'b0010	4'b0011	4'b0100	4'b0101	4'b0110	4'b0111	4'b1000	4'b1001	4'b1010	4'b1011
200H	BAN K2	UA	UA	IA 或 IN	UA	UB	UC	UA	UB	UC	IA 或 IN	IB	IC
27FH	BAN K2	UB											
280H	BAN K3	UC	UB	IB	IA 或 IN	IB	IC	UA	UB	UC	IA 或 IN	IB	IC
300H	BAN K3	IA 或 IN											
37FH	BAN K4	IB	UC	IC	IA 或 IN	IB	IC	UA	UB	UC	IA 或 IN	IB	IC
380H	BAN K4	IC											
3FFH													
400H													
47FH													
480H													
4FFH													

注意：IA 通道和 IN 通道共用波形缓存区域，由 IN_WaveEN (94H) 配置确定，详见 [3.4.43 IN 波形缓存使能寄存器](#) 章节。

3.4.20 EMMIE、IF 寄存器

EMMIE 寄存器

地址：64H；字长：2字节；默认值：0000H

该寄存器为EMM模式下中断使能寄存器。在EMM下，相应中断允许位配置为1且IF清零，当该事件发生时，INTN引脚输出低电平。

位	位名称	功能描述
15	OVIIE	过压过流中断使能。=1，使能。=0，不允许。默认为0，下同。
14	SAGIE	电压暂降中断使能。
13	IRegion3IE	电流分段状态变化中断使能。
12	Reserved	保留。
11	Reserved	保留。
10	CF3IE	CF3 脉冲输出中断使能。
9	CF2IE	CF2 脉冲输出中断使能。
8	CF1IE	CF1 脉冲输出中断使能。
7	ZXINIE	通道 IN 正向过零中断使能。
6	ZXICIE	通道 IC 正向过零中断使能。
5	ZXIBIE	通道 IB 正向过零中断使能。
4	ZXIAIE	通道 IA 正向过零中断使能。
3	ZXUCIE	通道 UC 正向过零中断使能。
2	ZXUBIE	通道 UB 正向过零中断使能。
1	ZXUAIE	通道 UA 正向过零中断使能。

0	WAVUDIE	采样波形中断使能。
---	---------	-----------

EMMIF 寄存器

地址：65H；字长：2字节

该寄存器为EMM模式下事件状态寄存器。在EMM下，当某事件发生时，相应IF位置1。当对应中断允许位配置为1，状态位置1会导致INTN引脚输出低电平。

位	位名称	功能描述
15	OVIIF	过压过流中断标志。当三相电压中的任一相发生过压，或当三相电流中的任一相发生过流，该位置1。若OVIE中断使能，=1会导致INTN引脚由高到低翻转。 该位写1清零同时清中断和清 PHASES 状态寄存器 中的OVUA、OVUB、OVUC、OIIA、OIIB、OIIC状态标志位。
14	SAGIF	电压暂降中断标志。当三相电压中任一相发生暂降时，该位置1。若SAGIE中断使能，=1会导致INTN引脚由高到低翻转。 该位写1清零同时清中断和 PHASES 状态寄存器 中的SAGUA、SAGUB、SAGUC状态标志位。
13	IRegion3IF	电流分段3分段状态变化标志。 三相四线：当A/B/C三相任一相电流有效值相对于IRegion3H/IRegion3L设置的分段状态发生变化时，该位置1。 三相三线：当A/C相任一相电流有效值相对于IRegion3H/IRegion3L设置的分段状态发生变化时，该位置1。 可进一步查询IregionS寄存器确认哪一相电流有效值分段状态发生变化。 若IRegion3中断使能，=1会导致INTN引脚由高到低翻转。 该位写1清零，若IRegion3IE=1，清零同时清中断。
12-11	Reserved	保留。
10	CF3IF	CF3脉冲输出标志。写1清零。若CF3IE=1，清零同时清中断。
9	CF2IF	CF2脉冲输出标志。写1清零。若CF2IE=1，清零同时清中断。
8	CF1IF	CF1脉冲输出标志。写1清零。若CF1IE=1，清零同时清中断。
7	ZXINIF	通道IN正向过零标志。写1清零。若ZXINIE=1，清零同时清中断。
6	ZXICIF	通道IC正向过零标志。写1清零。若ZXICIE=1，清零同时清中断。
5	ZXIBIF	通道IB正向过零标志。写1清零。若ZXIBIE=1，清零同时清中断。
4	ZXIAIF	通道IA正向过零标志。写1清零。若ZXIAIE=1，清零同时清中断。
3	ZXUCIF	通道UC正向过零标志。写1清零。若ZXUCIE=1，清零同时清中断。
2	ZXUBIF	通道UB正向过零标志。写1清零。若ZXUBIE=1，清零同时清中断。
1	ZXUAIF	通道UA正向过零标志。写1清零。若ZXUAIE=1，清零同时清中断。
0	WAVUDIF	波形采样标志。8Khz速率刷新。写1清零。若WAVUDIE=1，清零同时清中断。

3.4.21 功率方向寄存器

地址：66H；字长：2 字节

PQSign 寄存器为全波有功/全波无功方向寄存器。方向以各分相以及合相平均功率符号为判据，并和平均功率寄存器同步更新，更新周期为 250ms。

位	位名称	功能描述
8-15	Reserved	保留。
7	QTSIGN	=0, 表示合相无功符号为+；=1, 表示合相无功符号为一。
6	QCSIGN	=0, 表示 C 相无功符号为+；=1, 表示 C 相无功符号为一。
5	QBSIGN	=0, 表示 B 相无功符号为+；=1, 表示 B 相无功符号为一。
4	QASIGN	=0, 表示 A 相无功符号为+；=1, 表示 A 相无功符号为一。
3	PTSIGN	=0, 表示合相有功符号为+；=1, 表示合相有功符号为一。
2	PCSIGN	=0, 表示 C 相有功符号为+；=1, 表示 C 相有功符号为一。
1	PBSIGN	=0, 表示 B 相有功符号为+；=1, 表示 B 相有功符号为一。
0	PASIGN	=0, 表示 A 相有功符号为+；=1, 表示 A 相有功符号为一。

3.4.22 潜动状态标志寄存器

地址：67H；字长：2 字节

PQSign 寄存器为全波有功/全波无功/基波有功/基波无功方向寄存器。方向以各分相以及合相平均功率符号为判据，并和平均功率寄存器同步更新，更新周期为 250ms。

位	位名称	功能描述
15	FQTSIGN	=0, 表示基波合相无功符号为+；=1, 表示基波合相无功符号为一。
14	FQCSIGN	=0, 表示基波 C 相无功符号为+；=1, 表示基波 C 相无功符号为一。
13	FQBSIGN	=0, 表示基波 B 相无功符号为+；=1, 表示基波 B 相无功符号为一。
12	FQASIGN	=0, 表示基波 A 相无功符号为+；=1, 表示基波 A 相无功符号为一。
11	FPTSIGN	=0, 表示基波合相有功符号为+；=1, 表示基波合相有功符号为一。
10	FPCSIGN	=0, 表示基波 C 相有功符号为+；=1, 表示基波 C 相有功符号为一。
9	FPBSIGN	=0, 表示基波 B 相有功符号为+；=1, 表示基波 B 相有功符号为一。
8	FPASIGN	=0, 表示基波 A 相有功符号为+；=1, 表示基波 A 相有功符号为一。
7	QTSIGN	=0, 表示合相无功符号为+；=1, 表示合相无功符号为一。
6	QCSIGN	=0, 表示 C 相无功符号为+；=1, 表示 C 相无功符号为一。
5	QBSIGN	=0, 表示 B 相无功符号为+；=1, 表示 B 相无功符号为一。
4	QASIGN	=0, 表示 A 相无功符号为+；=1, 表示 A 相无功符号为一。
3	PTSIGN	=0, 表示合相有功符号为+；=1, 表示合相有功符号为一。
2	PCSIGN	=0, 表示 C 相有功符号为+；=1, 表示 C 相有功符号为一。
1	PBSIGN	=0, 表示 B 相有功符号为+；=1, 表示 B 相有功符号为一。
0	PASIGN	=0, 表示 A 相有功符号为+；=1, 表示 A 相有功符号为一。

3.4.23 电流分段状态寄存器

地址：68H；字长：1 字节

IRegionS 寄存器表示各分相电流的分段状态，该寄存器和[电流分段区域设置寄存器 IRegionL](#) 和 [IRegionH](#) 以及 [IRegionIE](#) 和 [IRegionIF](#) 配合使用。该寄存器更新周期为 250ms。

位	位名称	功能描述
3-7	Reserved	Reserved
2	Iregion3SC	=0, 表示 C 相电流有效值处于分段区域 1; =1, 表示 C 相电流有效值处于分段区域 2。
1	Iregion3SB	=0, 表示 B 相电流有效值处于分段区域 1; =1, 表示 B 相电流有效值处于分段区域 2。
0	Iregion3SA	=0, 表示 A 相电流有效值处于分段区域 1; =1, 表示 A 相电流有效值处于分段区域 2。

3.4.24 相电压电流状态寄存器

地址：69H；字长：2 字节

PHASES 寄存器表示相电压失压、相序错、电压暂降、过压的状态以及相电流过流状态。该寄存器与寄存器或寄存器位 [LostVoltage](#)、[MODSEL](#)（三相四线和三相三线电压相序错判据不同）、[SAGCFG](#)、[OVLVL](#)、[OILVL](#)、[SAGIE](#)、[SAGIF](#)、[OVIIE](#)、[OVIIF](#) 配合使用。

位	位名称	功能描述
15	Reserved	Reserved
14	OIIC	=0, 表示 IC 通道未发生了过流。=1 表示 IC 通道发生过流。当 OVIIF 写 1 清零时，同时清该位。
13	OIIB	=0, 表示 IB 通道未发生了过流。=1 表示 IB 通道发生过流。当 OVIIF 写 1 清零时，同时清该位。
12	OIIA	=0, 表示 IA 通道未发生了过流。=1 表示 IA 通道发生过流。当 OVIIF 写 1 清零时，同时清该位。
11	Reserved	Reserved
10	OVUC	=0, 表示 UC 通道未发生了过压。=1 表示 UC 通道发生过压。当 OVIF 写 1 清零时，同时清该位。
9	OVUB	=0, 表示 UB 通道发生了过压。=1 表示 UB 通道未发生过压。当 OVIF 写 1 清零时，同时清该位。
8	OVUA	=0, 表示 UA 通道发生了过压。=1 表示 UA 通道未发生过压。当 OVIF 写 1 清零时，同时清该位。
7	Reserved	Reserved
6	SAGUC	=0, 表示 UC 通道未发生电压暂降。=1, 表示 UC 通道发生了电压暂降。当 SAGIF 写 1 清零时，同时清该位。
5	SAGUB	=0, 表示 UB 通道未发生电压暂降。=1, 表示 UB 通道发生了电压暂降。

		当 SAGIF 写 1 清零时，同时清该位。
4	SAGUA	=0，表示 UA 通道未发生电压暂降。=1，表示 UA 通道发生了电压暂降。 当 SAGIF 写 1 清零时，同时清该位。
3	UPhSqErr	=0，表示芯片电压相序正常。=1，表示芯片电压相序错误。 三相四线判据：①YUBUA 在 $120^\circ \pm 10^\circ$ 外②YUCUA 在 $240^\circ \pm 10^\circ$ 外；③UA<ZXOT（归一化值，下同）④UB<ZXOT⑤UC<ZXOT；上述任一种情况发生，则判断三相四线电压相序错。 三相三线判据：①YUCBUAB 在 $300^\circ \pm 10^\circ$ 外；②UAB<ZXOT；③UCB<ZXOT。上述任一种情况发生，则判断三相三线电压相序错。
2	LostVoltSC	=0，表示 C 相电压全波有效值 UC 高 16 位 \geq LostVoltage (0x04) 阈值，未失压；=1，表示 C 相电压全波有效值 UC 高 16 位 $<$ LostVoltage (0x04) 阈值且该相处于启动状态，失压。
1	LostVoltSB	=0，表示 B 相电压全波有效值 UB 高 16 位 \geq LostVoltage (0x04) 阈值，未失压；=1，表示 B 相电压全波有效值 UC 高 16 位 $<$ LostVoltage (0x04) 阈值且该相处于启动状态，失压。
0	LostVoltSA	=0，表示 A 相电压全波有效值 UA 高 16 位 \geq LostVoltage (0x04) 阈值，未失压；=1，表示 A 相电压全波有效值 UA 高 16 位 $<$ LostVoltage (0x04) 阈值且该相处于启动状态，失压。

3.4.25 校验和寄存器 1

地址：6AH；字长：3 字节

CHECKSUM1 是计量模块配置寄存器的校验和寄存器，校验和计算地址范围为 [BANK1 EMM 校表寄存器](#)和 [EMM 配置寄存器](#) 00H-62H, 64H, 90H, B0H-BBH。校验和算法为三字节求和取反，若寄存器长度不足三字节，以零补齐。

3.4.26 写使能寄存器

地址：80H；字长：1 字节；默认值：0x00。

该寄存器用于可读可写寄存器写保护命令。上电复位和软件复位后该寄存器回到默认写保护状态。

命令	命令字	功能描述
WREN	0xE5	写使能命令。写使能有效后，所有可读可写寄存器写使能，该寄存器读为 0x01。
WRDIS	0xDC	写保护命令。写保护有效后，所有可读可写寄存器写保护，该寄存器读为 0x00。
	其他	无效。芯片不动作

3.4.27 工作模式切换寄存器

地址：81H；字长：1 字节

该寄存器用于配置芯片**工作模式**。上电复位后处于睡眠模式。模式切换后，该寄存器值为当前工作模式标志。

命令	命令字	功能描述
GOSLM	0x18	若系统处于 EMM，寄存器写使能状态下，接收并响应该命令会使芯片切换到 SLM。模式切换完成后，该寄存器=2'b11，同时系统状态寄存器 SYSSR (0x8A)中的工作模式状态位 WMS[1:0]=2'b11。 若系统处于 SLM 模式，接收该命令芯片不动作。
GOEMM	0xA2	若系统处于 SLM，寄存器写使能状态下，接收并响应该命令会使芯片产生唤醒复位，复位后芯片切换到 EMM 并启动 EMM 下所有功能。 模式切换完成后，该寄存器=2'b01，同时系统状态寄存器 SYSSR (0x8A)中的工作模式状态位 WMS[1:0]=2'b01。 若系统处于 EMM，接收该命令将芯片不动作。
--	其他	无效命令。芯片不动作。

3.4.28 软件复位寄存器

地址：82H；字长：1 字节；默认值：0x00。

命令	命令字	功能描述
SOFTRST	0xFA	软件复位命令。寄存器写使能状态下，写入该命令将导致软件复位。 软件复位结束，该寄存器值恢复到 0x00。
	其他	无效。芯片不动作

3.4.29 ADC 配置寄存器

地址：83H；字长：2 字节；默认值：0x0000。

ADCCFG 寄存器用于配置 7 路 ADC。

位	位名称	功能描述
15	Reserved	保留。
14	Reserved	保留。
12, 13	PGAIN[1:0]	IN通道模拟增益选择：定义同下。
10, 11	PGAIC[1:0]	IC通道模拟增益选择：定义同下。
8, 9	PGAIB[1:0]	IB 通道模拟增益选择：定义同下。
6, 7	PGAIA[1:0]	IA 通道模拟增益选择：定义同下。
4, 5	PGAUC1:0]	UC 通道模拟增益选择：定义同下。

2, 3	PGAUB[1:0]	UB 通道模拟增益选择：定义同下。
0, 1	PGAUA1:0]	UA 通道模拟增益选择：=2'b00, 1 倍增益；=2'b01, 2 倍增益；=2'b10, 4 倍增益；=2'b11, 8 倍增益；默认为 2'b00。

3.4.30 三相四线和三相三线模式选择寄存器

地址：86H；字长：1 字节；默认值：0x00。

MODSEL 寄存器用于选择三相四线和三相三线模式。

寄存器	值	功能描述
MODSEL	0x33	三相三线模式使能。写入 0x33，选择三相三线模式。三相三线模式使能有效后，该寄存器读为 0x01。
	0x00 (default)	三相四线模式使能。上电复位默认值。写入 0x00，选择三相四线模式，三相四线模式使能有效后，该寄存器读为 0x00。
	其他	无效，芯片不动作。

3.4.31 系统状态寄存器

地址：8AH；字长：2 字节。

SYSSR 寄存器用于反映芯片的工作状态。

位	位名称	功能描述	
15-14	WMS[1:0]	工作模式 状态位。表示当前芯片 工作模式 。	
		WMS[1:0]	功能描述
		2'b 11	表示当前工作模式是 SLM。
		2'b x0	保留
	2'b 01	表示当前工作模式是 EMM。	
13	Reserved	保留。	
12	Reserved	一直为 1。	
11	MODSEL	三相三线/三相四线模式 状态位。=1，系统处于三相三线模式。=0，系统处于三相四线模式。	
10	Reserved	保留。	
9	Reserved	保留。	
8	Reserved	保留。	
7	REG_WE	写使能 标志。当配置寄存器处于写使能状态，该位置 1，否则为零。	
6	Reserved	保留。	
5	REF_OK	基准电压状态标志。=1，表示基准电压过低；=0，基准电压正常。	
4	WKR_FLAG	唤醒复位 标志。	
		SLM 切换至 EMM，该位置 1。复位过程中，该位为 0。该位读后清零。	
3	Reserved	保留。	
2	SRST_FLAG	软件复位 标志。软件复位过程，该位为 0；当软件复位结束时，该	

		位置 1。该位读后清零，上下电复位后也清零。
1	RSTN_FLAG	外部引脚复位 标志。当外部引脚复位结束时，该位置 1。该位读后清零，上下电复位后也清零。
0	PWROK_FLAG	3.3V 电源监测 复位标志。当 3.3V 上下电结束时，该位置 1。该位读后清零。

3.4.32 SPI 读校验寄存器

地址：8CH；字长：4 字节。

RData 寄存器保存前次 SPI 读出的数据，可用于 SPI 读出数据时的校验。当前次 SPI 读出的寄存器字长不足四字节时，低位字节对齐。

3.4.33 SPI 写校验寄存器

地址：8DH；字长：3 字节。

WData 寄存器保存前次 SPI 写入的数据，可用于 SPI 写入数据时的校验。当前次 SPI 写入的寄存器字长不足三字节时，低位字节对齐。

3.4.34 波形缓存地址寄存器

地址：8EH；字长：2 字节。

LRBufAddr 寄存器表示 [SPI 读波形缓存数据](#)时，最后一个波形缓存数据的地址。

如当一次 Burst 方式读波形缓存结束时，该寄存器指向最后一次读数据缓存的地址。在 Burst 方式读，最后一个读数据地址越界即>4FFH 时，LRBufAddr 寄存器不做特殊处理，仍保存越界地址。

3.4.35 直流 OFFSET 自动校正使能寄存器

地址：91H；字长：2 字节。默认值：0x0000。

AUTODC_EN 寄存器用于启动 7 路 ADC 直流 OFFSET 自动计算并反映完成状态。

位	位名称	功能描述
8-15	Reserved	保留。默认为 0。
7	Reserved	保留。默认为 0。
6	IN_DC_EN	该位只有在 IN_WaveEN (94H) =9'h1 时才有意义，此时当该位写 1 才启动 IN 自动 offset 校正，校正完成后该位清零，DCOS_IN 才能得到 IN 通道的直流 offset 值，并且波形缓存数据里面 IA 通道数据全部替换为 IN 通道。如果 IN_WaveEN=0，那么 DCOS_IN 得到的值实际为 IA 通道值。
5	UC_DC_EN	写 1 启动 UC 自动 offset 校正，此时输入应该接地或空载；128 个周波后校正自动完成，校正完成后该位自动清零，并将校正结果

		写入 DCOS_UC 寄存器。
4	IC_DC_EN	写 1 启动 IC 自动 offset 校正，此时输入应该接地或空载；128 个周波后校正自动完成，校正完成后该位自动清零，并将校正结果写入 DCOS_IC 寄存器。
3	UB_DC_EN	写 1 启动 UB 自动 offset 校正，此时输入应该空载；128 个周波后校正自动完成，校正完成后该位自动清零，并将校正结果写入 DCOS_UB 寄存器。
2	IB_DC_EN	写 1 启动 IB 自动 offset 校正，此时输入应该接地或空载；128 个周波后校正自动完成，校正完成后该位自动清零，并将校正结果写入 DCOS_IB 寄存器。
1	UA_DC_EN	写 1 启动 UA 自动 offset 校正，此时输入应该空载；128 个周波后校正自动完成，校正完成后该位自动清零，并将校正结果写入 DCOS_UA 寄存器。
0	IA_DC_EN	写 1 启动 IA 自动 offset 校正，此时输入应该接地或空载；128 个周波后校正自动完成，校正完成后该位自动清零，并将校正结果写入 DCOS_IA 寄存器。

注意：DCOS 寄存器影响计量通道参数，用于 EMM 模式有效值校正，需要将寄存器值乘以 0.512 后再使用。

DCOS_IN、IN_DC_EN 只有在 IN_WaveEN (94H) =1 时才有意义，此时才能得到 IN 通道的直流 offset 值，并且波形缓存数据里面 IA 通道数据全部替换为 IN 通道。如果 IN_WaveEN=0，那么 DCOS_IN 得到的值实际为 IA 通道值。即：如果要得到 7 个通道的直流 offset 偏置，需要分两步做，第一步得到 6 个通道的值，第二步得到 IN 通道的值。

3.4.36 IN 波形缓存使能寄存器

地址：94H；字长：2 字节。默认值：0x0000。

IN_WaveEN 寄存器用于使能 IN 波形缓存功能。

位	位名称	功能描述
1-15	Reserved	保留。
0	IN_WaveEN	=1 选择 IN 通道波形缓存，取代 IA 通道波形缓存；选择 IN 通道直流 offset 自动校正，取代 IA 通道； =0 禁止 IN 通道波形缓存和 IN 直流 offset 自动校正功能。

3.5 复位和模式切换

3.5.1 上下电复位

复位后的模式	寄存器
SLM	1. 系统配置和状态寄存器复位。

	2. 参数寄存器 、 EMM 校表寄存器 、 EMM 配置和状态寄存器 无效。
--	---

3.5.2 外部引脚复位

复位前的工作模式	复位后的工作模式	寄存器
EMM	EMM	1. 系统配置寄存器 WREN、ADCCFG、MODSEL 保持不变。 2. 其他寄存器复位。

3.5.3 软件复位

复位前的工作模式	复位后的工作模式	寄存器
EMM	EMM	1. 系统配置寄存器 ADCCFG、MODSEL 保持不变。 2. 其他寄存器包括 WREN 复位。

3.5.4 模式切换和寄存器

当前工作模式	模式切换命令	切换后的工作模式	寄存器变化
SLM	GOEMM	EMM	1. 发生唤醒复位， 参数寄存器 、 EMM 校表寄存器 、 EMM 配置和状态寄存器 复位。 2. 复位后，启动 EMM 功能； 3. SYSSR 寄存器 、 工作模式切换寄存器 发生相应变化。
EMM	GOSLM	SLM	1. 参数寄存器 、 EMM 校表寄存器 、 EMM 配置和状态寄存器 无效。 2. SYSSR 寄存器 和 工作模式切换寄存器 发生相应变化。

3.6 通道切换寄存器说明

3.6.1 通道切换配置位

地址：61H.17；默认值：0

计量单元配置寄存器 EMUCFG 的 bit17 TFEEC_CFG 用于使能通道切换功能。

位	位名称	功能描述
17	TFEEC_CFG	通道切换配置位。 =0，通道切换功能不使能。 =1，通道切换功能使能。
其它位		参见 3.4.17 章节 EMUCFG 寄存器说明。

3.6.2 通道切换写使能寄存器

地址：84H；字长：1 字节。默认值：0x00。

复位后该寄存器回到默认 Disable 状态。

寄存器	值	功能描述
TFEEC _EN	0x42	写入该命令字且命令有效后，电流通道切换寄存器 ICHSEL 和电压通道切换寄存器 UCHSEL 寄存器可写。写入 0x42，通道切换寄存器写使能有效后，该寄存器读为 0x01。
	0x00 (default)	通道切换功能关闭。ICHSEL 和 UCHSEL 寄存器不可写，读为零。
	其他	无效，芯片不动作。

3.6.3 电流通道切换寄存器

地址：85H；字长：1 字节。默认值：0x00。

ICHSEL 寄存器用于选择原基波参数计算通道的电流输入使用哪一路电流 ADC 输出。仅影响基波参数寄存器 58H~9FH 寄存器的计算结果，不影响全波参数、夹角寄存器、频率寄存器的计算结果。

默认配置下电流通道不切换，基波参数寄存器 58H~9FH 输出原始基波参数；仅当 TFEEC_EN 寄存器写使能有效且 TFEEC_CFG=1 时，电流通道切换功能有效。

位	位名称	功能描述
7-6	Reserved	保留。
5-4	ICCHSEL	=00，默认配置，不切换； =01，C 路电流基波功能关闭，输出全波参数；同时 C 路电流输入切换到 IA 通道的 ADC 输出； =10，C 路电流基波功能关闭，输出全波参数；同时 C 路电流输入切换到 IB 通道的 ADC 输出； =11，C 路电流基波功能关闭，输出全波参数；C 路电流输入仍为 IC 通道的 ADC 输出；
3-2	IBCHSEL	=00，默认配置，不切换； =01，B 路电流基波功能关闭，输出全波参数；同时 B 路电流输入切换到 IA 通道的 ADC 输出； =10，B 路电流基波功能关闭，输出全波参数； B 路电流输入仍为 IB 通道的 ADC 输出； =11，B 路电流基波功能关闭，输出全波参数；同时 B 路电流输入切换到 IC 通道的 ADC 输出；
1-0	IACHSEL	=00，默认配置，不切换； =01，A 路电流基波功能关闭，输出全波参数；A 路电流输入仍为 IA 通道的 ADC 输出； =10，A 路电流基波功能关闭，输出全波参数；同时 A 路电流输入切换到 IB 通道的 ADC 输出； =11，A 路电流基波功能关闭，输出全波参数；同时 A 路电流输入

	切换到 IC 通道的 ADC 输出;
--	--------------------

3.6.4 电压通道切换寄存器

地址：5DH；字长：1 字节。默认值：0x00。

UCHSEL 寄存器用于选择原基波参数计算通道的电压输入使用哪一路电压 ADC 输出。仅影响基波参数寄存器 58H~9FH 寄存器的计算结果，不影响全波参数、夹角寄存器、频率寄存器的计算结果。

默认配置下电压通道不切换，基波参数寄存器 58H~9FH 输出原始基波参数；仅当 TFEEC_EN 寄存器写使能有效且 TFEEC_CFG=1 时，电压通道切换有效。

位	位名称	功能描述
7-6	Reserved	保留。
5-4	UCCHSEL	=00，默认配置，不切换； =01，C 路电压基波功能关闭，输出全波参数；同时 C 路电压输入切换到 UA 通道的 ADC 输出； =10，C 路电压基波功能关闭，输出全波参数；同时 C 路电压输入切换到 UB 通道的 ADC 输出； =11，C 路电压基波功能关闭，输出全波参数；C 路电压输入仍为 UC 通道的 ADC 输出；
3-2	UBCHSEL	=00，默认配置，不切换； =01，B 路电压基波功能关闭，输出全波参数；同时 B 路电压输入切换到 UA 通道的 ADC 输出； =10，B 路电压基波功能关闭，输出全波参数； B 路电压输入仍为 UB 通道的 ADC 输出； =11，B 路电压基波功能关闭，输出全波参数；同时 B 路电压输入切换到 UC 通道的 ADC 输出；
1-0	UACHSEL	=00，默认配置，不切换； =01，A 路电压基波功能关闭，输出全波参数；A 路电压输入仍为 UA 通道的 ADC 输出； =10，A 路电压基波功能关闭，输出全波参数；同时 A 路电压输入切换到 UB 通道的 ADC 输出； =11，A 路电压基波功能关闭，输出全波参数；同时 A 路电压输入切换到 UC 通道的 ADC 输出；

3.7 写保护

除写使能寄存器外，所有可读可写寄存器以及命令寄存器均有写保护功能。

上电复位和软件复位后可读可写寄存器默认状态是写保护状态。写使能寄存器接收到 [WREN 命令](#)后，关闭写保护。接收到 [WRDIS 命令](#)后，使能写保护。

[SYSSR 寄存器](#)中的 REG_WE 状态位反映芯片当前寄存器的写保护状态。

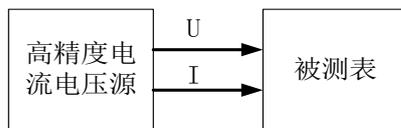
4 校表方法

4.1 概述

RN7302 提供了丰富的校正手段实现软件校表，既支持功率校表法，也支持传统的脉冲校表法。经过校正的仪表，有功和无功精度均可达 0.2S 级。RN7302 的校正手段包括：

- 电表常数通过 [HFConst 寄存器](#) 可调
- ADC 采样通道增益校正
- ADC 采样通道相位校正，其中三路电流通道支持分段相位校正
- 有功、无功、视在功率增益校正
- 有功、无功功率相位校正，支持分段相位校正
- 有功、无功功率和有效值的 Offset 校正
- 具有校表数据自动校验功能

4.2 功率校表法



和传统的脉冲校表法相比，功率法校表具有校表简单，快捷的优点。其校表系统如图所示，只需一台高精度电流电压源，该源精度等级应高于被测表所要求的等级。

4.2.1 校表流程

功率法校表流程：

- 1、计算额定输入时标准的 U、I 寄存器值，计算 PF=1.0 和 PF=0.5L 时，标准有功功率值；并根据电表常数计算芯片的 [HFConst](#)。
- 2、按图搭好校表环境并进行参数设置，如配置好芯片的 [ADC PGA 增益](#)、[HFConst](#)、阈值寄存器等。
- 3、标准源额定输出，读出 A 相实际电压、电流有效值，并计算与理论值的误差，再根据此误差计算出 A 相 [电压、电流通道的增益寄存器](#) 的值，填入并比对校正结果，完成 A 相 U、I 通道增益校正。
- 4、标准源 PF=0.5L，额定输出，读出 A 相有功功率并计算与理论值的误差，再根据此误差计算出 [通道相位寄存器](#) 或功率相位寄存器的值，填入并比对校正结果，完成 A 相通道相位校正。
- 5、标准源电流空载，读空载有效值、功率值，再根据空载值计算相应的 OFFSET 值填入相应的 OFFSET 寄存器的值。完成 A 相 OFFSET 校正（该项可选）。

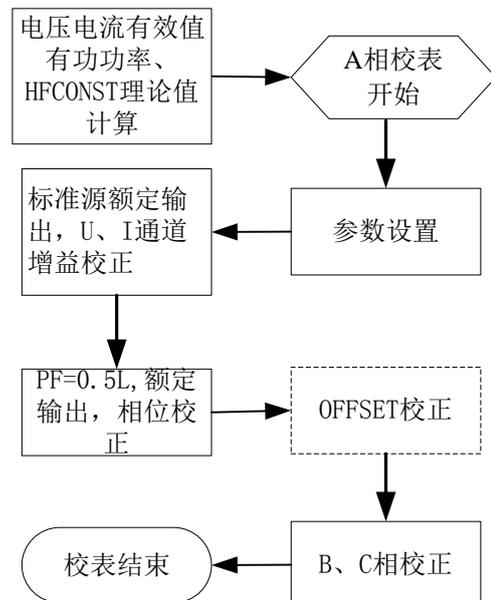


图4-1 校表流程

- 6、相同的方法完成其他相的增益、相位、OFFSET 校正。
- 7、校表结束。

4.2.2 标准电压电流和有功功率值计算

1、计算和选择标准的电压有效值寄存器值

电压额定输入时，标准的电压有效值寄存器值应既方便 MCU 转换成 LCD 显示值，又在通道增益校正的合理的范围内。

假设电压额定输入 U_n 时，芯片电压通道输入端电压有效值为 V_u ，理论计算值为 $U_{理论}$ ，经 MCU 转换 LCD 显示值为 $U_{示值}$ ，标准的电压有效值寄存器值为 $U_{标准}$ ，则 $U_{标准}$ 选择应满足下列条件：

$$0.8 < U_{标准} / U_{理论} < 1.2$$

$$K = U_{标准} / U_{示值}, K \text{ 应为整数且便于 MCU 转换}$$

上述第一个条件保证 U 通道增益校正在一个合理的范围，第二个条件 K 的选取应方便 MCU 将有效值寄存器值转换成 LCD 显示值。其中若 $PGA=1$ ， $U_{理论}$ 可按下式计算：

$$U_{理论} = INT[(V_u / 800) * 2^{27}]$$

2、计算和选择标准的电流有效值寄存器值

用同样的原则计算电流额定输入时，标准的电流有效值寄存器值 $I_{标准}$

3、计算 PF=1.0 和 PF=0.5L，标准的有功功率寄存器值

$$\text{额定输入, PF=1.0, 标准的有功功率值 } P = INT(U_{标准} * I_{标准} / 2^{23})$$

$$\text{额定输入, PF=0.5L, 标准的有功功率值 } P_{0.5L} = INT(U_{标准} * I_{标准} / 2^{24})$$

4.2.3 HFConst 计算

根据 PF=1.0，标准的有功功率值 P、电表常数 EC 等参数按下式计算理论 HFConst 值：

$$HFConst = INT[P * 3.6 * 10^6 * f_{osc} / (32 * EC * U_n * I_b * 2^{31})]$$

P: PF=1.0，由 3) 计算的标准的有功功率寄存器值

f_{osc} : 晶体频率，推荐外接 8.192Mhz 晶体

U_n : 额定输入的电压；

I_b : 额定输入的电流；

EC: 电表常数

按计算结果配置 HFConst1 和 HFConst2 寄存器。

4.2.4 参数设置

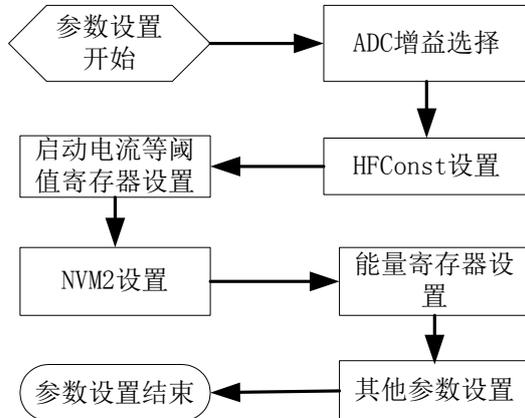


图4-2 参数设置

加型选择等，方法详见 [3.2.6 能量寄存器章节](#)。

参数设置流程如图 4-2 所示：

1. ADC 增益选择，配置 [ADCCFG 寄存器](#)。
2. HFConst 设置，将 4.2.3 章节计算的理论 HFConst 值填入 [HFConst1](#) 和 [HFConst2](#)（可选）寄存器。
3. 阈值寄存器包括 [启动电流阈值](#)、[相位补偿区域阈值](#)、[失压阈值](#)、[过零阈值](#)、[电压暂降阈值](#)、[过压过流阈值](#) 寄存器。根据 4.2.2 章节计算的标准电压电流有效值计算阈值，并填入相应的阈值寄存器，具体计算方法见 [3.4 配置和状态寄存器章节](#)。

4. 能量寄存器设置，配置能量寄存器的累加模式、三相四线/三相三线选择，清零型和累

4.2.5 通道增益校正

标准源额定输出，假设如 4.2.2 节计算 A 相标准电压有效值为 U_A ，标准电流有效值为 I_A ，读出 A 相实际电压有效值寄存器值为 U_A' 、实际电流有效值寄存器值为 I_A' ，则：

$$A \text{ 相电压有效值误差 } ErrUA = (U_A' - U_A) / U_A$$

$$A \text{ 相电流有效值误差 } ErrIA = (I_A' - I_A) / I_A$$

A 相 U 通道增益校正可通过配置 [GSUA](#) 寄存器实现，[GSUA](#) 的计算方法如下：

$$USGain = \frac{-ErrUA}{1 + ErrUA}$$

如果 $USGain \geq 0$ ，则 $GSUA = INT[USGain * 2^{15}]$

否则 $USGain < 0$ ，则 $GSUA = INT[2^{16} + USGain * 2^{15}]$

A 相 I 通道功率增益校正可通过配置 [GSIA](#) 寄存器实现，方法同 [GSUA](#)。

通过该方法额定输出的电压电流有效值校正误差可以控制在 0.02%~0.03%。A 相电压有效值以及电流有效值校正完成后，有功功率/无功功率/视在功率/基波有效值、功率等增益校正同时完成。由于 HFConst 是由功率理想值推算来的，所以 A 相阻性下的电能误差也自动校正完成。

4.2.6 相位校正

标准源配置改变为 PF=0.5L 即功率因数角为 60° ，额定输出，假设如 4.2.2 节计算 A 相理想有功功率为 $PA_{0.5L}$ ，读出的实际有功功率为 $PA_{0.5L}'$ ，则 A 相由相位误差带来的有功功率误差为：

$$ErrPA = (PA_{0.5L}' - PA_{0.5L}) / PA_{0.5L}$$

该误差可通过通道相位校正方法，即配置 A 相 U 通道相位校正寄存器 PHSUA 或 I 通道相位校正寄存器 PHSIA 实现校正。相位补偿公式：若 A 相 U、I 通道间的角差为 θ ，则

$$\theta = \text{Arcsin} \frac{-ErrPA}{\sqrt{3}}$$

若 $\theta > 0$ ，表示 UA 超前 IA；若 $\theta < 0$ ，表示 UA 滞后 IA。

对 50HZ，PHSUA 和 PHSIA 寄存器均有 0.017578 %LSB 的关系，即调整 1 个 LSB，功率因数角为 60° 时，有功误差变化 0.053%，无功误差变化 0.02%。

若调整 PHSUA 寄存器，则有 $PHSUA = 0x80 + INT(\theta / 0.017578)$

若调整 PHSIA 寄存器且不考虑分段校正，则有：

$$PHSIA_R1[7:0] = 0x80 - INT(\theta / 0.017578)$$

当用户需要将 PF=0.5L 的有功相位误差控制在 $\pm 0.03\%$ 以内，需通过功率相位校正方法校正，若不考虑分段校正，用户可配置 A 相有功功率相位校正寄存器 PA_PHSL 和 A 相无功功率相位校正寄存器 QA_PHSL 实现校正。相位补偿公式：

$$\lambda = \frac{-ErrPA}{\sqrt{3}}$$

若 $\lambda \geq 0$ ，则 $PA_PHSL = \lambda * 2^{15}$ ；若 $\lambda < 0$ ，则 $PA_PHSL = \lambda * 2^{15} + 2^{16}$

若 $\lambda \geq 0$ ，则 $QA_PHSL = \lambda * 2^{15}$ ；若 $\lambda < 0$ ，则 $QA_PHSL = \lambda * 2^{15} + 2^{16}$

该方法对标准源的相位准确度和稳定度有较高要求。

4.2.7 OFFSET 校正

OFFSET 校正是在外部噪声（PCB 噪声，变压器噪声等等）较大，影响到小信号（如 1%Ib）精度的情况下，提高小信号精度的一种有效手段。若外部噪声对小信号精度影响较小，该步骤可忽略。

电流 OFFSET 校正说明：

以 A 相电流有效值为例，IA_OS 寄存器计算过程：

- 1) 配置标准源，使 $U=U_n$ 、电流通道输入空载；
- 2) MCU 取 IA 寄存器值，暂存；
- 3) 重复步骤 2 和 3 十一次，第一个数据可不要，MCU 取后十个数据求平均得 IAave；
- 4) 求 IAave 的平方 $IAave^2$ ；取 bit14~bit29，求其二进制补码，填入 IA_OS 寄存器 bit14~bit0，取符号位 1 填入 IA_OS 寄存器的 bit15。
- 5) A 相电流有效值 offset 校正结束

其他相的电流有效值 OFFSET 与基波电流有效值校正过程与此相同。

4.3 功率校表法举例

假设设计一块 220v (U_n)、1.5A (I_n) 额定输入、表常数为 3200 (EC) 的样表。额定电压 $U_n=220V$ ，要求对应 ADC 输入端信号幅度为 $V_u=220mv$ ；额定电流 $I_b=1.5A$ ；对应 ADC 输入端信号幅度为 $V_i=50mv$ ，模拟通道增益为 1 倍。

1、标准电压有效值寄存器值计算和选择

1) 计算额定输入时电压有效值寄存器理论值

根据公式 $U_{理论} = INT[(V_u/800)*2^{27}]$ ，带入 $V_u=220mV$ ，得

$$U_{理论} = INT[(220/800)*2^{27}] = 36909875$$

2) 根据条件 $0.8 < U_{标准}/U_{理论} < 1.2$ ， $U_{标准}$ 合理选择范围为 29527900~ 44291850

3) 经 MCU 转换 LCD 显示值为 $U_{示值}=220V$ ，可选择 $U_{标准}$ 为 44000000，MCU 可方便地转换

2、标准电流有效值寄存器值计算和选择

1) 计算额定输入时电流有效值寄存器理论值

根据公式 $I_{理论} = INT[(V_i/800)*2^{27}]$ ，带入 $V_i=50mV$ ，得

$$I_{理论} = INT[(50/800)*2^{27}] = 8388608$$

2) 根据条件 $0.8 < I_{标准}/I_{理论} < 1.2$ ， $I_{标准}$ 合理选择范围为 6710886~10066329

3) 经 MCU 转换 LCD 显示值为 $I_{示值}=1.5A$ ，可选择 $I_{标准}$ 为 7500000，MCU 可方便地转换

3、PF=1.0 和 PF=0.5L，标准有功功率寄存器值计算

额定输入，PF=1.0，标准的有功功率值

$$P = INT(U_{标准} * I_{标准} * 2^{23}) = 44000000 * 7500000 * 2^{23} = 39339066$$

额定输入，PF=0.5L，标准的有功功率值

$$P_{0.5L} = INT(U_{标准} * I_{标准} * 2^{24}) = 39339066 / 2 = 19669533$$

4、HFConst 计算和配置

由公式： $HFConst = INT[P * 3.6 * 10^6 * f_{osc} / (32 * EC * U_n * I_b * 2^{31})]$

$$= INT[(39339066 * 3.6 * 8.192 * 10^{12}) / (32 * 3200 * 220 * 1.5 * 2^{31})]$$

$$= 15987 = 3E73H$$

因此芯片配置 $HFConst1 = HFConst2 = 3E73H$ 。

5、参数设置

略。

6、通道增益校正过程

标准源额定输出，读出 A 相电压有效值寄存器，假设为 37297350，那么 $ErrUA = (UA' - UA) / UA = (37297350 - 44000000) / 44000000 = -0.152333$ ，在寄存器 GSUA 中写入 $-ErrUA / (1 + ErrUA) = 0.1321953 * 32768 = 4332$ ；这样可以把电压有效值寄存器校正为 44000000，校正误差可以控制

在 0.02%~0.03%。

读出 A 相电流有效值寄存器，假设为 8299685，那么 $ErrIA = (IA' - IA) / IA = (8299685 - 7500000) / 7500000 = 0.106625$ ， $-ErrIA / (1 + ErrIA) = -0.0963515$ ，在寄存器 GSIA 中写入 $INT[65536 - 0.0963515 * 32768] = F3ABH$ ；这样可以把电流有效值校正为 7500000，校正误差可以控制在 0.02%~0.03%。

A 相电压有效值以及电流有效值校正完成后，有功功率/无功功率/基波有效值等全部校正完成。由于 HFconst 是由标准有功功率推算出的 3E73H，所以 A 相电能误差也自动校正完成。

B 相和 C 相依照相同的过程进行校正。

7、相位校正过程

校完通道增益后，将功率因数改为 0.5L，读出 A 相有功功率寄存器值为 19526535，则

$$ErrPA = (PA_{0.5L}' - PA_{0.5L}) / PA_{0.5L} = (19526535 - 19669533) / 19669533 = -0.00727$$

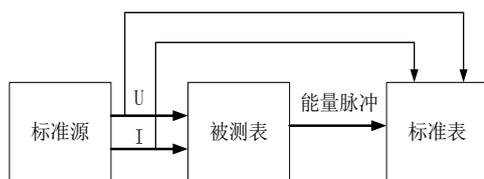
若采用通道相位校正，则 $\theta = \text{ArcSin}(-(-0.00727) / 1.732) = \text{ArcSin}0.0042 = 0.2406^\circ$ 。

PHSUA = 128 + INT[0.2406 / 0.017578] = 142，转换为 16 进制为 0x8E。

若采用功率相位校正，则 $\lambda = -(-0.00727) / 1.732 = 0.0042$ ；PA_PHSL = $\lambda * 2^{15} = 138$ ，转换为 16 进制为 0x89；QA_PHSL = $\lambda * 2^{15} = 138$ ，转换为 16 进制为 0x89。

B 相和 C 相依照相同的过程进行校正。

4.4 脉冲校表法



当用户有稳定但精度等级一般的标准源，但有较高等级的标准表时，可考虑用如左图所示脉冲校表法。

脉冲校表法校表流程如图 4-3：

脉冲法校表流程和功率法校表流程前几个步骤都相同，仅在增益校正和相位校正环节使用标准表误差来推算功率增益寄存器和相位寄存器值。

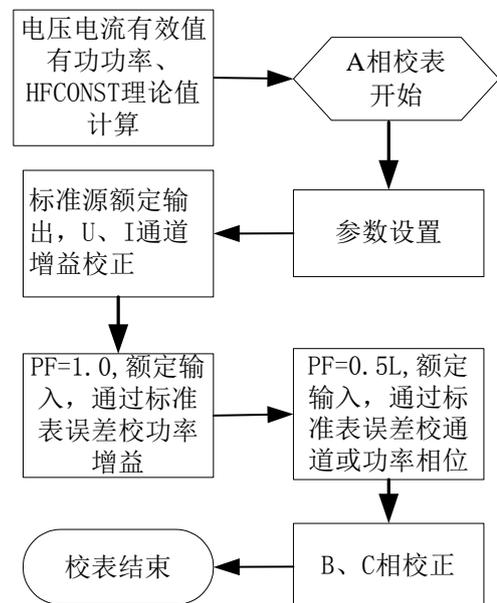


图4-3 脉冲法校表流程

由标准表 PF=1.0 误差，推算功率增益寄存器值的方法详见 [3.4.11 章节](#)。GPA 调好后，GQA、GSA、FGPA、FGQA、FGSA 可填写同样的值。

由标准表 PF=0.5L 误差，推算通道相位寄存器值的方法详见 [3.4.7 章节](#)。

由标准表 PF=0.5L 误差，推算功率相位寄存器值的方法详见 [3.4.12 章节](#)。

5 通信接口

- 支持串行通信接口 SPI。工作在从属方式。
- SPI 接口速率：最大 3.5Mbps
- 传输可靠性：SPI 帧格式包含校验和字节
- 读波形缓存区支持 Burst 1/4/8/16 模式
- 3.3V/5V 兼容

5.1 SPI 地址空间描述

地址 AD[10:0]映射：

- 0x000~0x0FF : 计量参数寄存器空间
- 0x100~0x1FF : 配置和状态寄存器空间
- 0x200~0x27F : 波形采样数据缓存块 1 空间
- 0x280~0x2FF : 波形采样数据缓存块 2 空间
- 0x300~0x37F : 波形采样数据缓存块 3 空间
- 0x380~0x3FF : 波形采样数据缓存块 4 空间
- 0x400~0x47F : 波形采样数据缓存块 5 空间
- 0x480~0x4FF : 波形采样数据缓存块 6 空间

5.2 SPI 接口信号说明

SCSN: SPI 从设备片选信号，低电平有效，输入信号，内部悬空，建议外接上拉电阻。

SCSN 由高电平变为低电平时，表示当前芯片被选中，处于通讯状态；SCSN 由低电平变为高电平时，表示通讯结束，通讯口复位处于空闲状态。

SCLK: 串行时钟输入脚，决定数据移出或移入 SPI 口的传输速率。

所有的数据传输操作均与 SCLK 同步，RN7302 在 SCLK 上升沿将数据从 SDO 引脚输出；主机在 SCLK 上升沿将数据从 SDI 引脚输入。RN7302 和主机都在 SCLK 下降沿读取数据。

SDI: 串行数据输入脚。用于把主机数据传输到 RN7302 内部。

SDO: 串行数据输出脚，用于把 RN7302 数据输出给主机。SCSN 为高时，为高阻态。

5.3 SPI 帧格式

SPI 帧包括读寄存器帧、写寄存器帧和 BURST 读波形数据缓存帧。每一帧的传输过程如下：

写操作：



读操作：



其中：

ADDR 字节：包含 AD[7:0]，指目标地址的低八位地址

CMD 字节：包含 {R/W, AD[10:8], BL[1:0], 2'h0}，其中

R/W=0，表示读操作；R/W=1，表示写操作；

AD[10:8]，表示目标地址的高 3 位地址，即 **Bank** 地址

BL[1:0]，仅在 **Burst** 读波形数据缓存帧有效，表示 **Burst** 读操作的字长（即读取多少个地址的数据）；

BL[1:0]=2'b00， **Burst** 读字长为 1

BL[1:0]= 2'b 01， **Burst** 读字长为 4

BL[1:0]= 2'b 10， **Burst** 读字长为 8

BL[1:0]= 2'b 11， **Burst** 读字长为 16

当地址落在波形采样数据缓存空间时，**BL** 有效；地址采取“递增”方式；

当地址不在波形采样数据缓存空间时，**BL** 无效；但是其值依然参与校验和计算

写操作时，**BL** 无效，但是其值依然参与校验和计算；

MSB、**LSB** 字节：数据块；先发高字节，后发低字节；

CS 块：校验和字节。

这三种类型 **SPI** 帧格式说明见表 5-1。

表 5-1 RN7302 **SPI** 帧格式

Command Name	ADDR	CMD	DATA	CHECKSUM	Description
读寄存器帧	{REG_ADR[7:0]}	{1'b0, BANK[2:0], 4'b0000} BANK=3'b000, 寄存器地址映射到计量参数寄存器地址空间 BANK=3'b001, 寄存器地址映射到配置和状态寄存器寄存器地址空间	RDATA	由 RN7302 计算并发出帧校验和。	从地址为 {BANK[2:0], REG_ADR[7:0]} 的寄存器读数据。
写寄存器帧	{REG_ADR[7:0]}	{1'b1, BANK[2:0], 4'b0000} BANK=3'b000, 寄存器地址映射到计量参数寄存器地址空间 BANK=3'b001, 寄存器地址映射到配置和状态寄存器寄存器地址空间	WDATA	由 MCU 计算并发出写寄存器帧校验和。	向地址为 {BANK[2:0], REG_ADR[7:0]} 的寄存器写数据。
BURST 读波形数据缓存帧	{BURST_ADR[7:0]}	{0, BANK[2:0], Burst_LEN[1:0], 2'b00} BANK=3'b010-3'b100	RBURST_DATA	由 RN7302 计算并发	从首地址为 {BANK[2:0], REG_ADR[7:0]} 的波

	ADDRESS 映射到波形缓存 RAM 地址空间 Burst_LEN[1:0]=2'b00, 单地址操作; Burst_LEN[1:0]=2'b01, 4地址操作; Burst_LEN[1:0]=2'b10, 8地址操作; Burst_LEN[1:0]=2'b11, 16地址操作;		出帧校验和。	形缓存区 Burst 读数数据。
--	---	--	--------	------------------

校验和算法: ADDR+CMD+DATA 单字节求和取反。

5.4 SPI 写时序

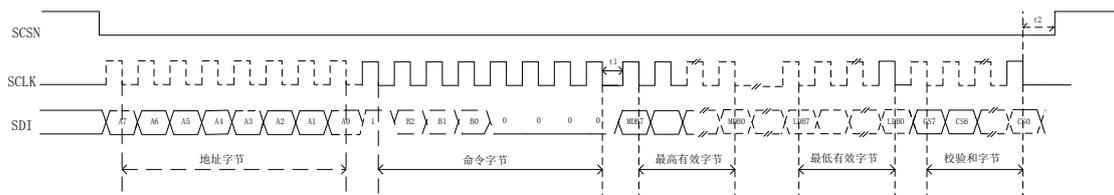


图 5-1 SPI 写时序

工作过程:

主机在 SCSN 有效后, 先通过 SPI 写入地址和命令字节, 再写入数据字节。注意:

1. 以字节为单位传输, 高位比特在前, 低位比特在后;
2. 多字节寄存器, 先传输高字节内容, 再传输低字节内容;
3. 主机在 SCLK 高电平写数据, RN7302 在 SCLK 下降沿取数据;
4. 数据字节之间的 RN7302 时间 t_1 要大于等于半个 SCLK 周期;
5. 最后一个字节的 LSB 传送完毕, SCSN 由低变高结束数据传输。SCLK 下降沿和 SCSN 上升沿之间的时间 t_2 要大于等于半个 SCLK 周期。

注意: 有写保护功能的寄存器在写操作之前要先写入写使能命令。

5.5 SPI 读时序

工作过程:

主机在 SCSN 有效后, 先通过 SPI 写入地址和命令字节 (8bit, 包含寄存器地址), RN7302 收到读命令后, 在 SCLK 的上升沿将数据按位从 SDO 引脚输出。注意:

1. 以字节为单位传输, 高比特在前, 低比特在后;
2. 多字节寄存器, 先传输高字节内容, 再传输低字节内容;
3. 主机在 SCLK 高电平写命令字节, RN7302 在 SCLK 下降沿读命令字节。
4. RN7302 响应命令, 在 SCLK 上升沿将数据从 SDO 输出;
5. 数据字节的时间 t_1 要大于等于半个 SCLK 周期;

6. 最后一个字节的 LSB 传送完毕, SCSN 由低变高结束数据传输。SCLK 下降沿和 SCSN 上升沿之间的时间 t_2 要大于等于半个 SCLK 周期。

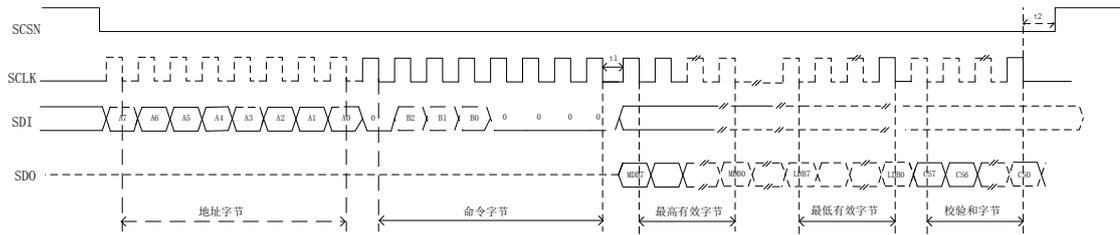


图 5-2 SPI 读时序

5.6 SPI 接口可靠性设计

SPI 接口可靠性设计包括以下方面:

1. 校验功能

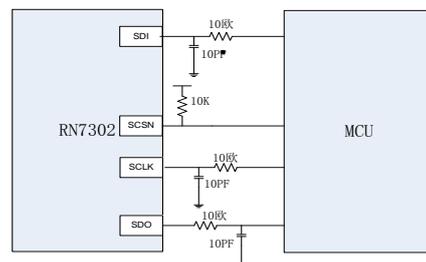
- 1) SPI 帧结构最后一个字节为该帧校验和字节。
- 2) 提供 [EMM 校表寄存器](#)和 [EMM 配置寄存器](#)的校验和 [CHECKSUM1 \(0x6A\)](#)
- 3) 提供 [SPI 读校验寄存器 RData\(0x8C\)](#), 保存前次 SPI 读出的数据。
- 4) 提供 [SPI 写校验寄存器 WData \(0x8D\)](#), 保存 前次 SPI 写入的数据。

2. 写保护功能

对所有可读可写寄存器有[写保护](#)功能。

3. 应用电路设计

SPI 传输信号线有可能受到干扰而出现抖动, 用户可根据需要考
虑外接电阻电容进行滤波, 如图所示。参数的选择可根据需要确定。

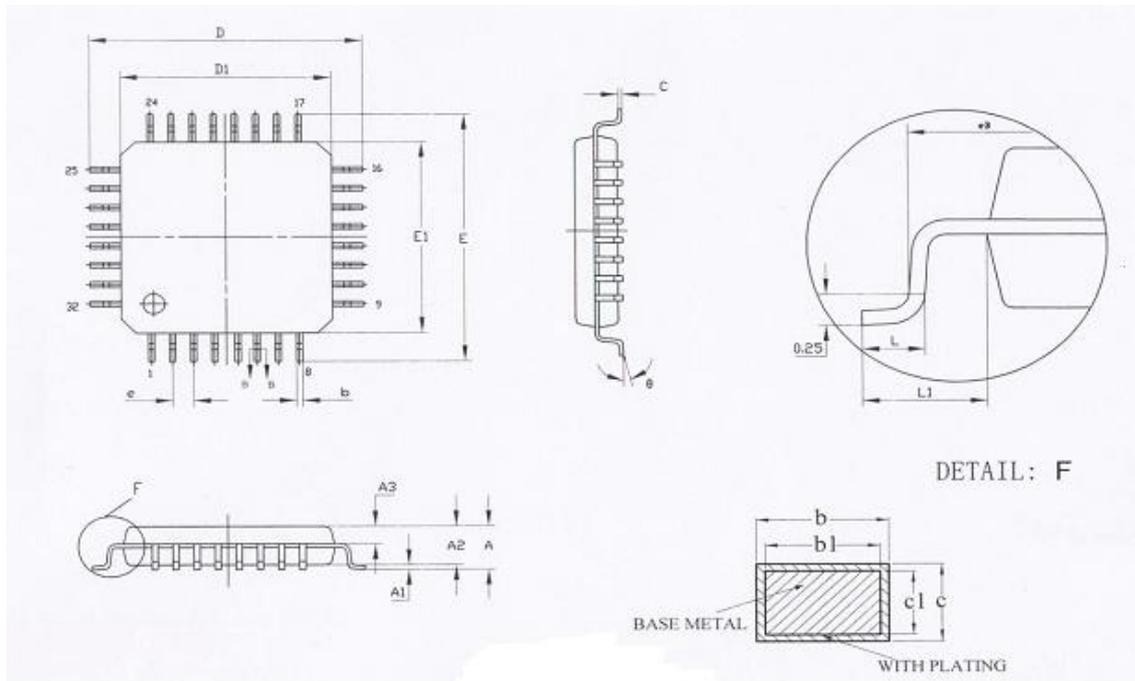


6 电气特性

测量项目	符号	最小	典型	最大	单位	测试条件和注释
精度 ($DV_{CC}=AV_{CC}=3.3V \pm 5\%$, 室温)						
有功电能测量误差	Err		0.1%			5000:1的动态范围
无功电能测量误差	Err		0.1%			5000:1的动态范围
视在电能测量误差	Err		0.1%			5000:1的动态范围
有功功率测量误差	Err		0.1%			2000:1的动态范围
无功功率测量误差	Err		0.1%			2000:1的动态范围
视在功率测量误差	Err		0.1%			2000:1的动态范围
有效值测量误差	RErr		0.2%			2000:1的动态范围
测量带宽	BW		7		kHz	$f_{osc}=8.192MHz$
相角测量误差	YErr		0.02		°	电流通道的50mV输入， 相角 60° 120° 240° 300°
频率测量分辨率			0.0001		Hz	40Hz~70Hz
频率测量误差	FErr		0.02%			40Hz~70Hz
校正范围						
通道增益校正系数	GS	0		2		
通道相位校正	PHS	-2.259		2.259	°	$f_{osc}=8.192MHz$
模拟输入						
最大差分输入信号电平	V_{xpn}			800	mVp	峰值, $PGA=1$
-3dB 带宽	B_{-3dB}		7		kHz	$f_{osc}=8.192MHz$
电流通道的串扰			-110		dB	$U_A=U_B=U_C=800mV_{pp}$
基准电压 ($DV_{CC}=AV_{CC}=3.3V \pm 5\%$, 温度范围: $-40^{\circ}C \sim +85^{\circ}C$)						
输出电压	V_{ref}	1.235	1.25	1.265	V	
温度系数	T_c		5	15	ppm/ °C	
时钟输入						
输入时钟频率范围	f_{xi}		8.192		MHz	
XI输入电容	C_{xi}		15	22	pf	
XO输入电容	C_{xo}		15	22	pf	
晶振ESR	ESR		100		欧姆	10倍起振裕度
数字接口						
SPI接口速率				3.5M	bps	
SCLK、SCSN、SDI逻辑输入低电平	V_{il}			1.5	V	

SCLK、SCSN、SDI逻辑输入高电平	Vih	2.2			V	
CF1-CF3、INTN逻辑输出高电平	Voh	3				Isource=4mA
CF1-CF3、INTN逻辑输出低电平	Vol			0.4		Isink=4mA
电源						
模拟电源	AVCC	3.0	3.3	3.6	V	
数字电源	DVCC	3.0	3.3	3.6	V	
功耗(DV _{CC} =AV _{CC} =3.3V±5%，室温)						
EMM 电流	I _{dd1}		5.3		mA	fosc=8.192MHz I _{dd1} =AI _{dd1} +DI _{dd1} ，下同
SLM 电流	I _{dd4}		2		μA	
极限参数						
数字电源电压	DVCC	-0.3	--	+6	V	
模拟电源电压	AVCC	-0.3	--	+6	V	
DV _{cc} to DGND		-0.3	--	+3.7	V	
VO to DGND		-0.3		+3	V	
DVCC to AVCC		-0.3		+0.3	V	
模拟差分输入		-2		+2	V	
REFV引脚输入		-0.3		AVCC+0.3	V	
数字输入电压相对于GND	V _{IND}	-0.3	--	DVCC+0.3	V	
数字输出电压相对于GND	V _{outD}	-0.3	--	DVCC+0.3	V	
工作温度范围	T _A	-40	--	85	℃	
存储温度范围	T _{stg}	-65	--	150	℃	

7 芯片封装



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.60
A1	0.05	—	0.20
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.32	—	0.43
b1	0.31	0.35	0.39
c	0.13	—	0.18
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
eB	8.10	—	8.25
e	0.80BSC		
L	0.40	—	0.65
L1	1.00BSC		
θ	0°	—	7°
L/焊体尺寸 (mil)	150*150		
	205*205		